

# トランジスタ特性をp/n独立に評価 可能なモニタ回路

京都大学大学院情報学研究科

通信情報システム専攻

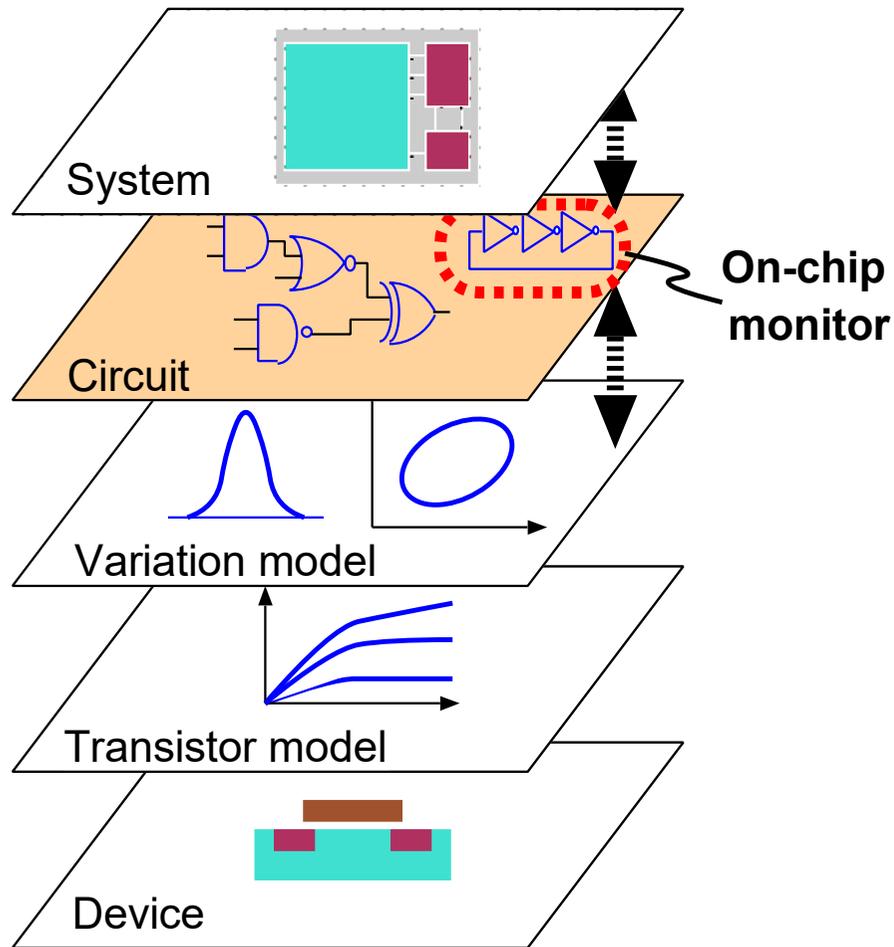
教授 小野寺秀俊

令和2年12月22日

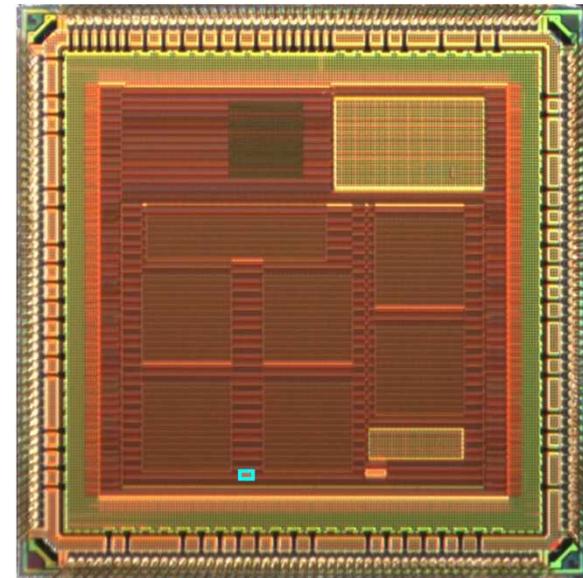
# トランジスタ特性をp/n独立に評価可能な モニタ回路

- 提案技術の概要
  - オンチップモニタ回路
  - 対象とする製品、装置
  - 本技術の位置づけ
  - 本技術の背景(課題)
  - 本技術の概要
  - 本技術の効果
  - 期待される用途
- 提案技術の詳細
  - 再構成可能遅延モニタ
  - トランジスタ特性の抽出例  
(平均特性、個々の特性)
  - 本技術を用いたしきい値電圧調整回路
  - 本技術の効果:低消費電力化
- 実用化に向けた課題
- 企業への期待

# 本技術: オンチップモニタ回路

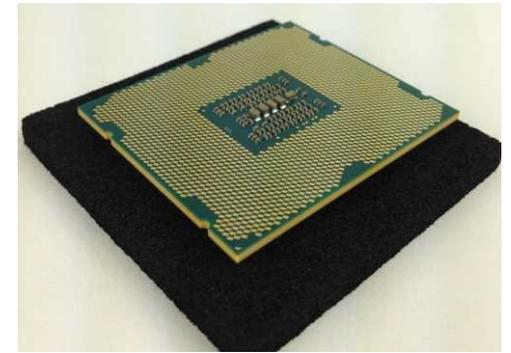


- トランジスタ特性
  - nMOSトランジスタしきい値電圧
  - pMOSトランジスタしきい値電圧
- 回路遅延
- 温度
- 消費電力



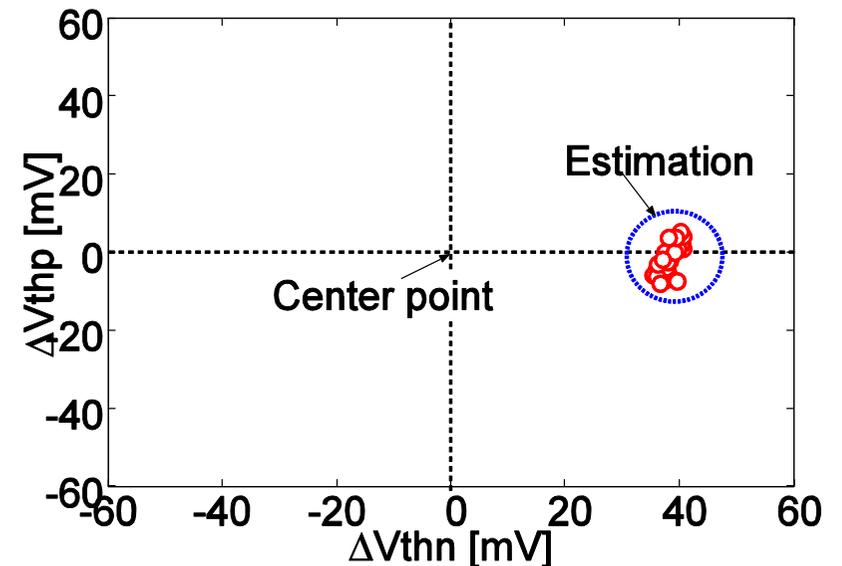
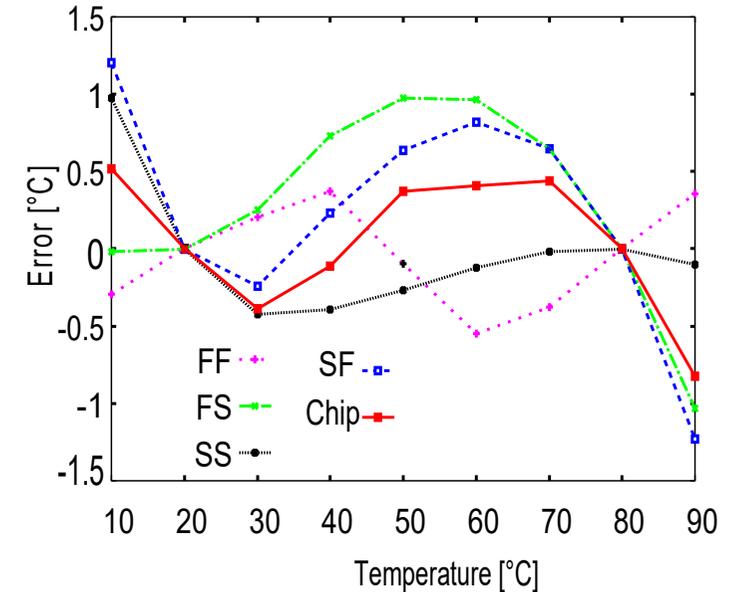
## 対象とする製品、装置(市場)

- 本技術(遅延モニタ)を活用し集積回路の低消費電力化を実現
  - 電源電圧の低減と基板電圧の適正化
- 対象とする製品(チップ内に組み込む)
  - スマートホンやタブレットなどの携帯端末用集積回路(アプリケーションプロセッサなど)
  - サーバー用プロセッサ



# 対象とする製品、装置(市場) 続き

- 本モニタ回路は温度センサとしても利用可能
  - 性能例: 10度から90度の範囲で、誤差 -0.6度から +0.4度(実測)
- 本モニタ回路はPCM(Process Control Monitor)として利用可能
  - しきい値電圧の変動量の平均値や個々のトランジスタのばらつきも評価可能
  - ランダムテレグラフノイズの評価も可能

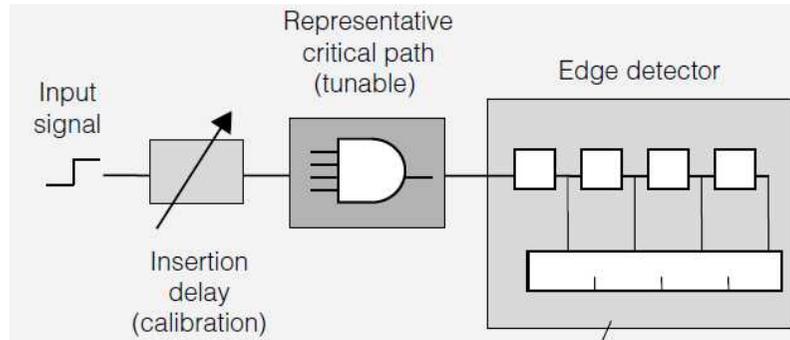


# 本技術の位置づけ

- 微細化に伴う物理的な揺らぎや経年劣化によるデバイス特性の変動量を効率的に測定する方法を提供:  
**再構成可能遅延モニタ回路**
  - 特性のばらつき/劣化量がわからないと電源電圧を高め設定する等の大雑把な対策しかできない
  - 本技術は、特性ばらつき/劣化量の正確な測定方法を提供
- 本モニタ回路からの情報に基づき、電源電圧や基板電圧を適正值に設定可能→低消費電力化を達成
  - 電源/基板電圧のきめ細かい制御により、消費電力を削減

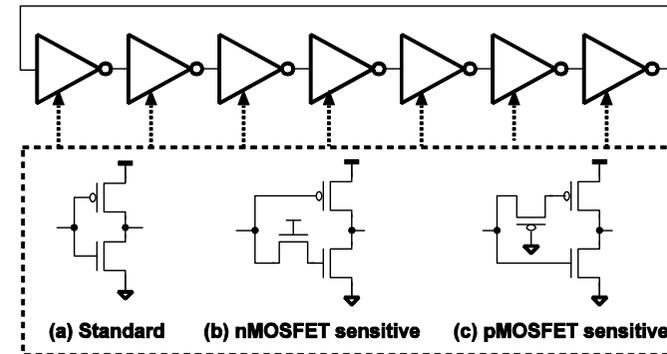
# 本技術の背景(課題)

## 従来技術A: クリティカルパスモニタ



- 原理: 信号経路の遅延を測定
- 長所: 回路構造簡単
- 短所: P/N特性変動測定不可

## 従来技術B: P/Nトランジスタモニタ



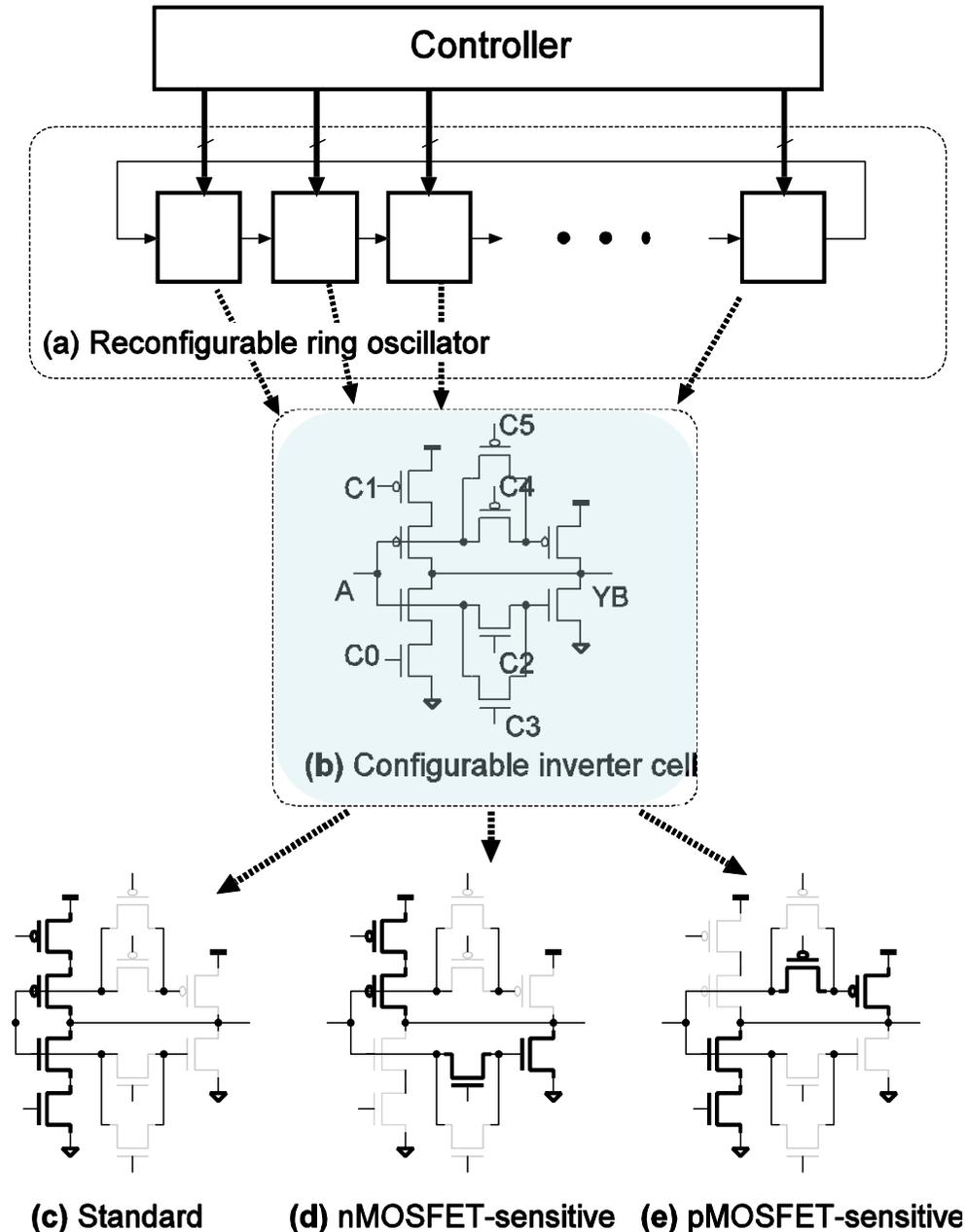
- 原理: P/Nトランジスタ特性に敏感な回路の遅延を測定
- 長所: P/N特性変動測定可能
- 短所: 個々の変動量測定不可

技術課題: P/Nトランジスタの特性変動  
(平均値と個々の変動量)の測定

# 本技術の概要 (手段)

## 【手段】

- 回路構造を変更可能な遅延回路(b)を開発
  - (c) 標準回路
  - (d) NMOSTランジスタの特性に敏感な回路
  - (e) PMOSTランジスタの特性に敏感な回路
- チップ間ばらつき(平均特性の変動)測定
  - 全回路を(c), (d), (e)として測定
- チップ内ばらつき(個々の変動)測定
  - 1回路のみ(d)もしくは(e)、他は(c)として測定



# 本技術の効果

	特定ゲートの遅延	P/Nトランジスタ特性のチップ間変動量	個々のP/Nトランジスタ特性の変動量
従来技術A クリティカルパスモニタ	○	×	×
従来技術B P/Nトランジスタモニタ	○	○	×
本技術	○	○	○

大雑把

きめ細やか



より正確できめ細かな測定が可能:  
適切な電源電圧と基板電圧の設定  
により低消費電力化可能

# 期待される用途

従来技術では不可能であった個々のトランジスタの変動量まで測定が可能になり、よりきめ細かな電圧制御による低消費電力化が可能に

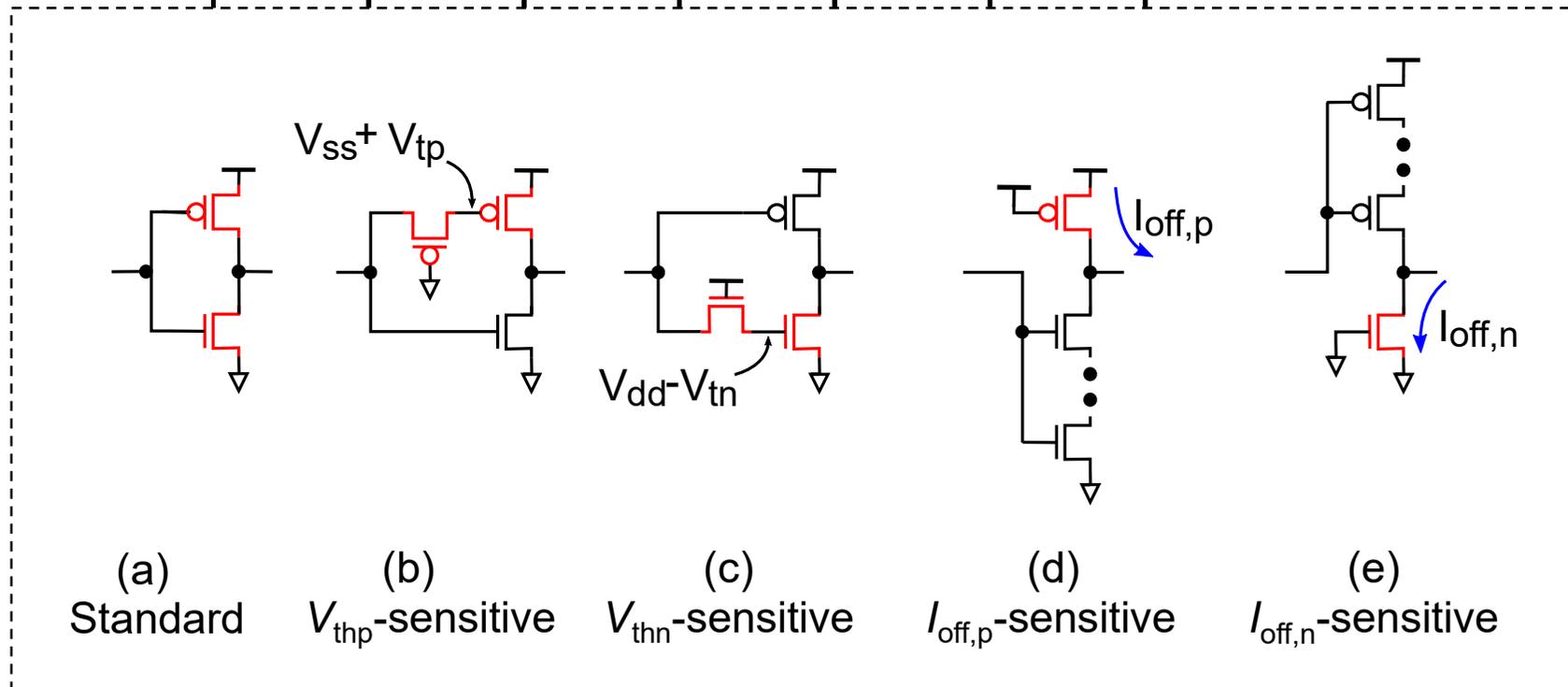
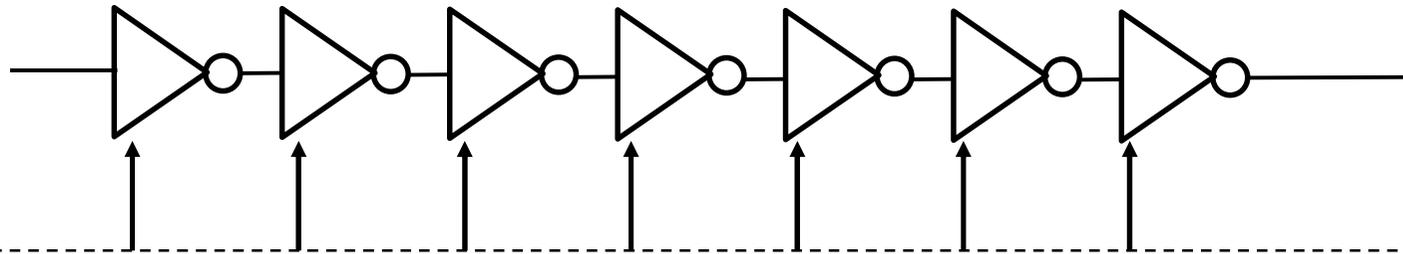
- 携帯端末(スマートフォン、タブレット)
  - 従来では、最悪値設計(電源制御なし)もしくはクリティカルパスモニタを用いた電源制御を行っており、動作補償のために過大な動作マージン(消費電力)が必要であった
  - 本回路により適切な電源電圧と基板電圧の制御が可能となり低消費電力化可能
  - 効果の一例: 動作時電力30%減、待機時電力50%減
- サーバー用プロセッサ
  - 従来は、クリティカルパスモニタを用いた電源電圧制御のみ
  - 携帯端末と同様の効果(低消費電力化)
- その他、全ての種類の集積回路において、適切な電源電圧と基板電圧の制御に使用可能

# トランジスタ特性をp/n独立に評価可能な モニタ回路

- 提案技術の概要
  - オンチップモニタ回路
  - 対象とする製品、装置
  - 本技術の位置づけ
  - 本技術の背景(課題)
  - 本技術の概要
  - 本技術の効果
  - 期待される用途
- 提案技術の詳細
  - 再構成可能遅延モニタ
  - トランジスタ特性の抽出例  
(平均特性、個々の特性)
  - 本技術を用いたしきい値電圧調整回路
  - 本技術の効果:低消費電力化
- 実用化に向けた課題
- 企業への期待

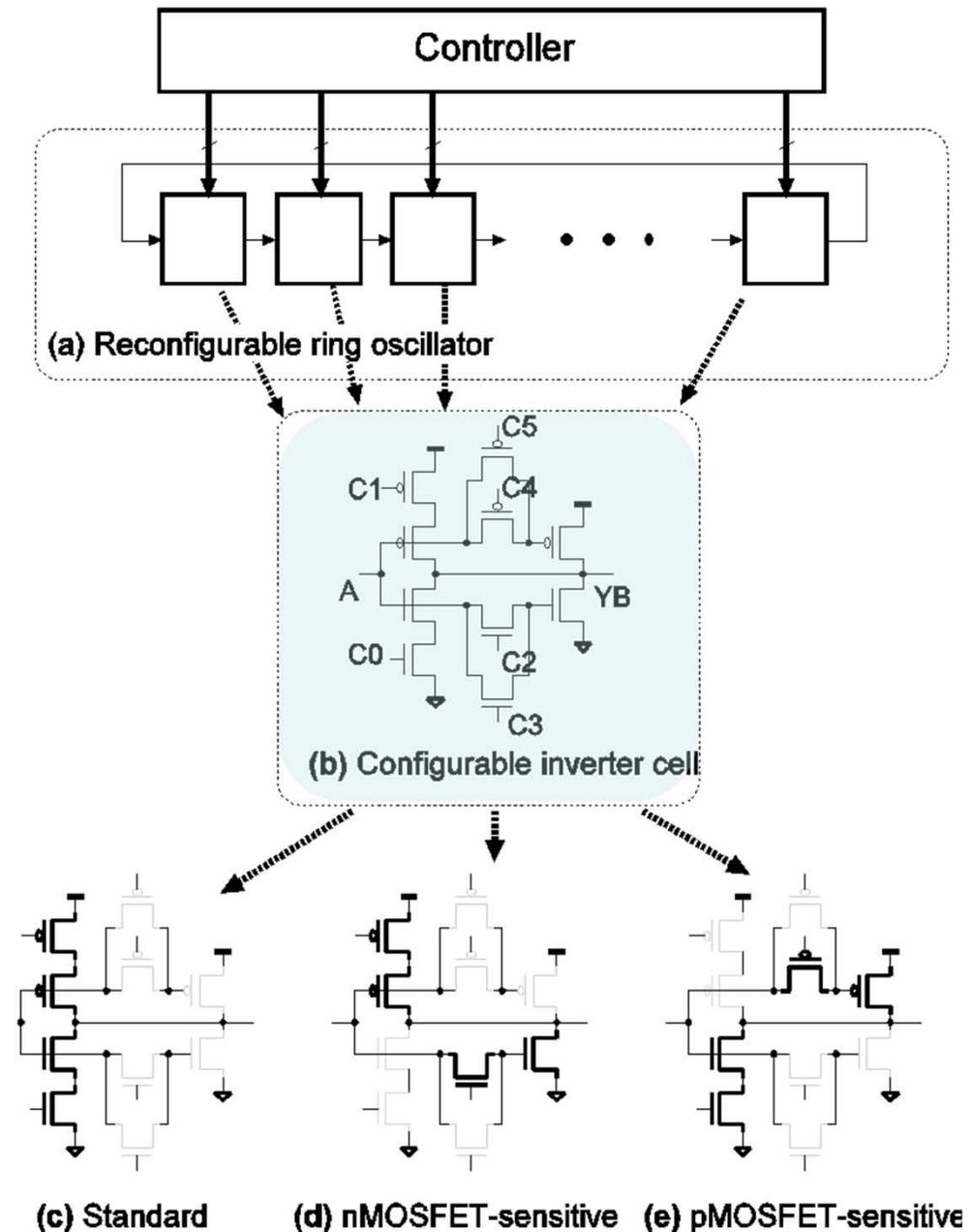
# 遅延モニタ回路(従来技術B)

- 適切な遅延回路を選択することで、p/n トランジスタの平均特性を抽出可能 → 複数回路必要 平均特性のみ

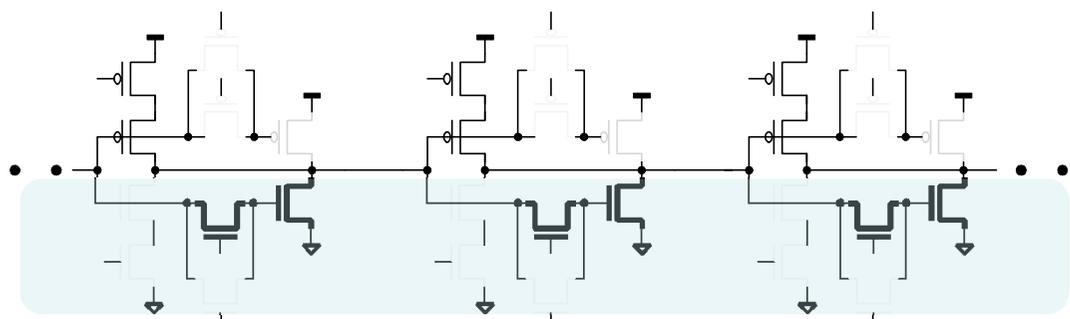


# 提案技術:再構成可能遅延モニタ回路

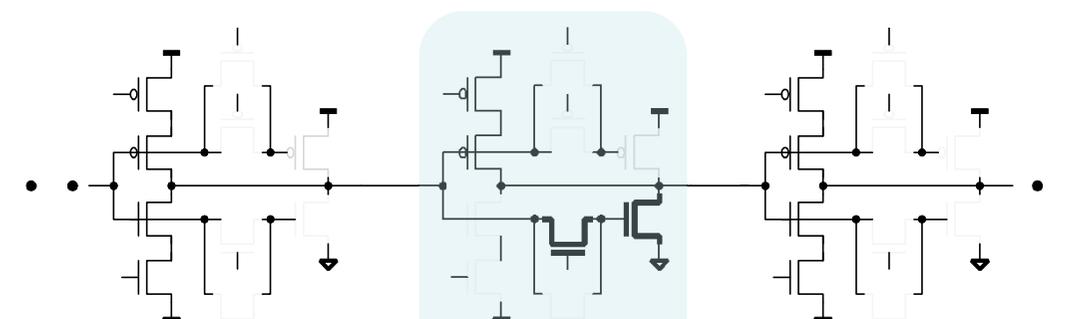
- 回路構造を変更可能な遅延回路(b)を開発
  - (c) 標準回路
  - (d) NMOSTランジスタの特性に敏感な回路
  - (e) PMOSTランジスタの特性に敏感な回路
- チップ間ばらつき(平均特性の変動)測定
  - 全回路を(c), (d), (e)として測定
- チップ内ばらつき(個々の変動)測定
  - 1回路のみ(d)もしくは(e)、他は(c)として測定



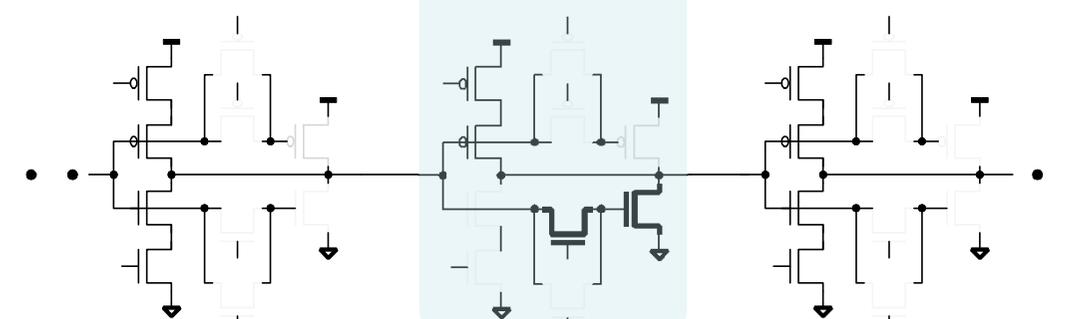
# 再構成の様子



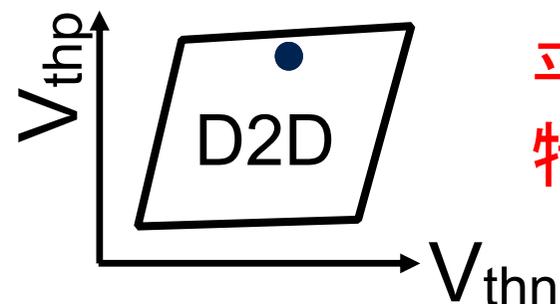
均質構造



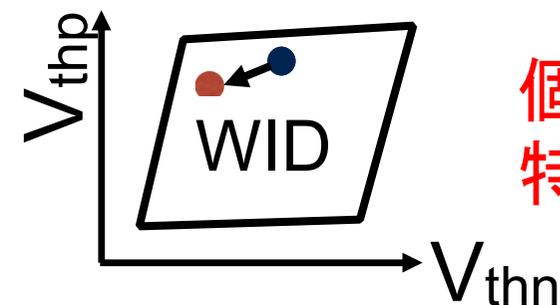
一か所のみ変更(非均質構造)



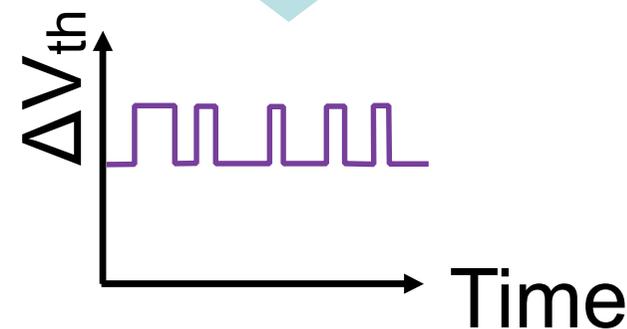
Scan



平均特性

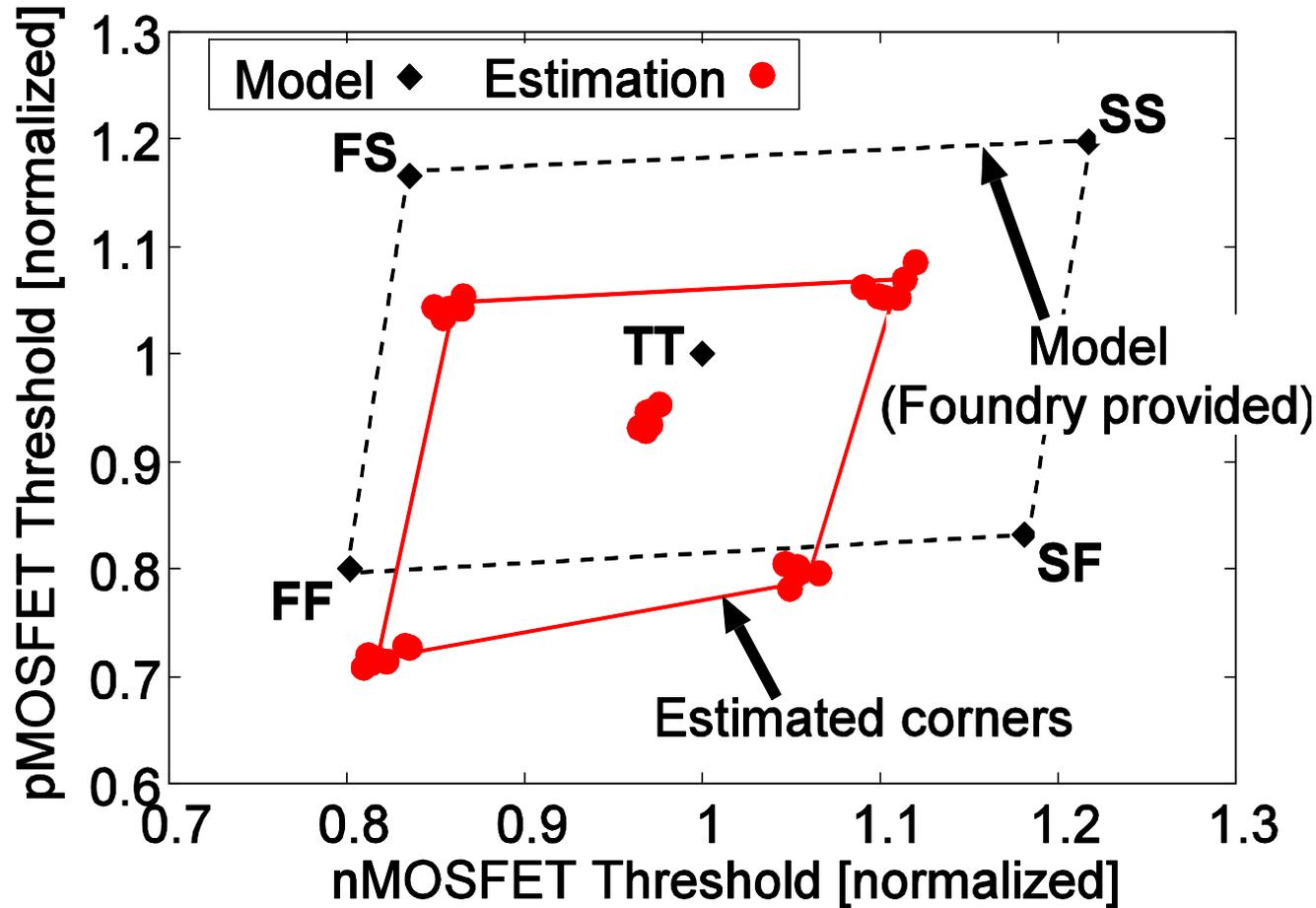


個々の特性



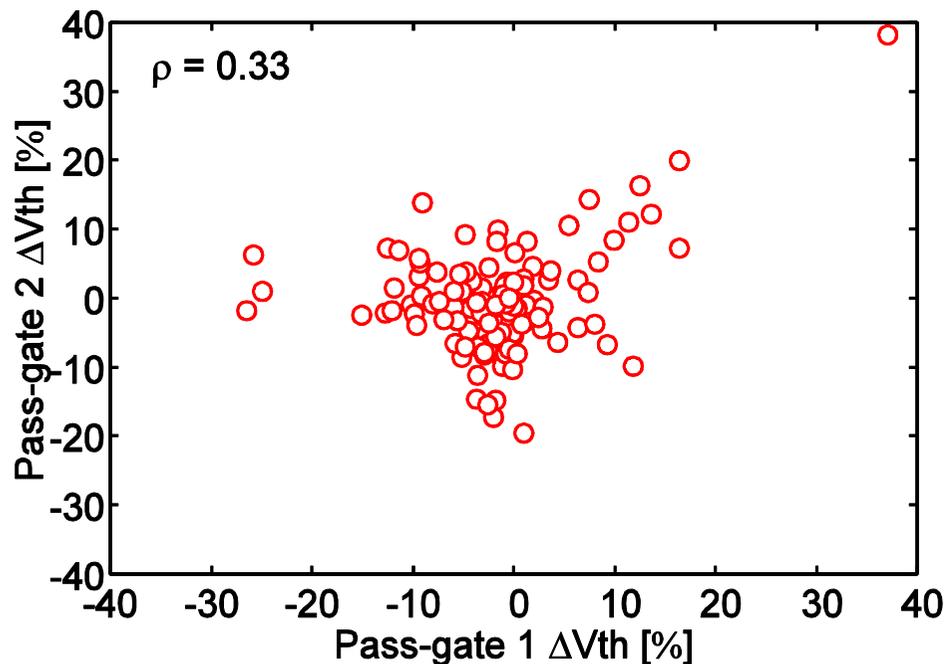
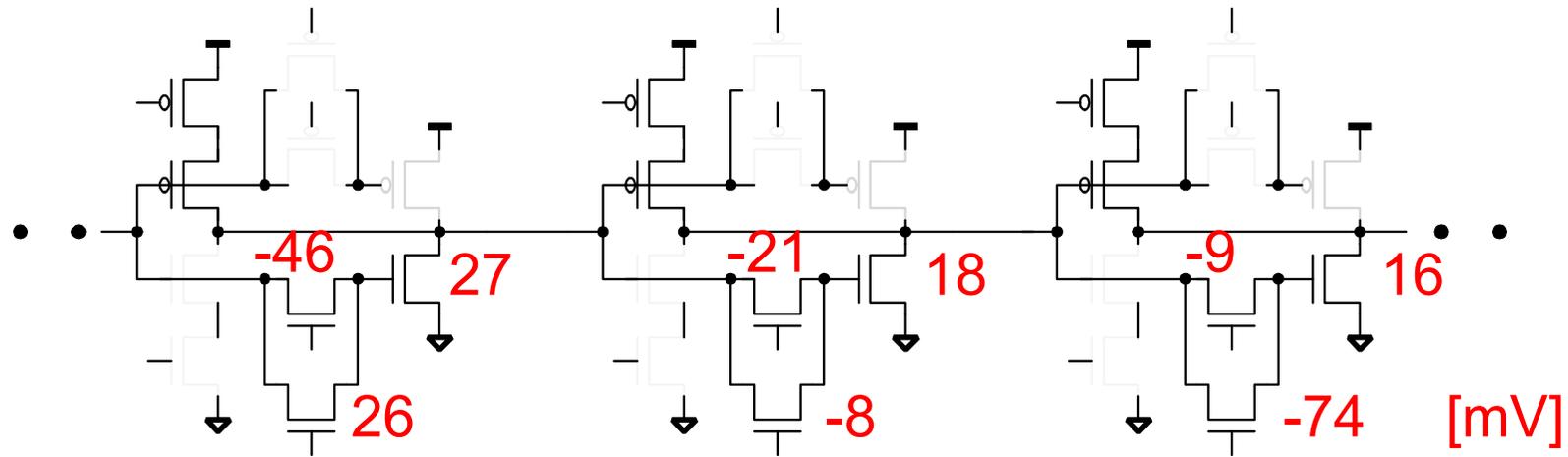
個々のノイズ特性

# 均質構造によるトランジスタしきい値電圧抽出例



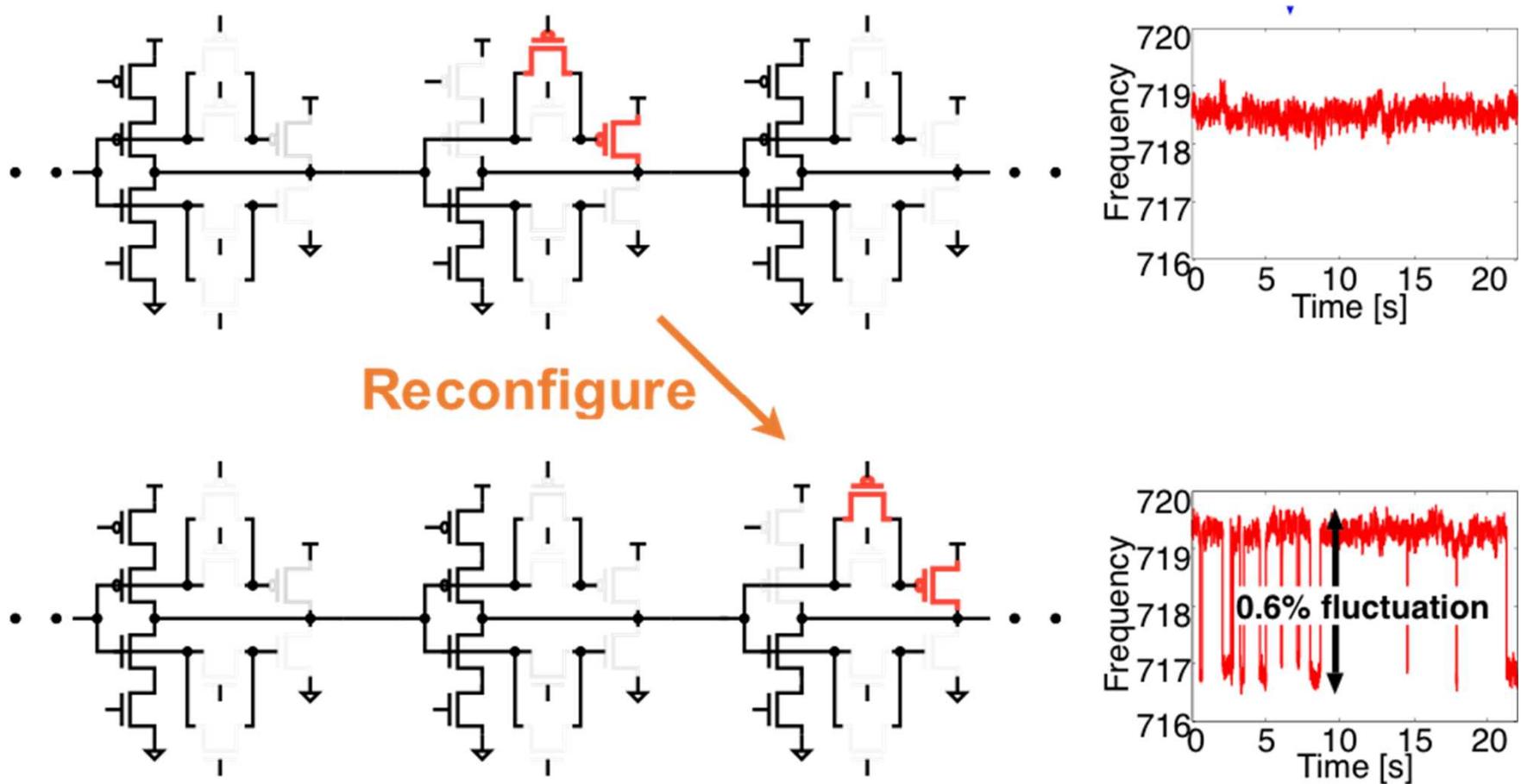
- SS, SF, FS, FF, TTコーナーチップのしきい値を抽出

# 非均質構造による個々のトランジスタの しきい値電圧抽出



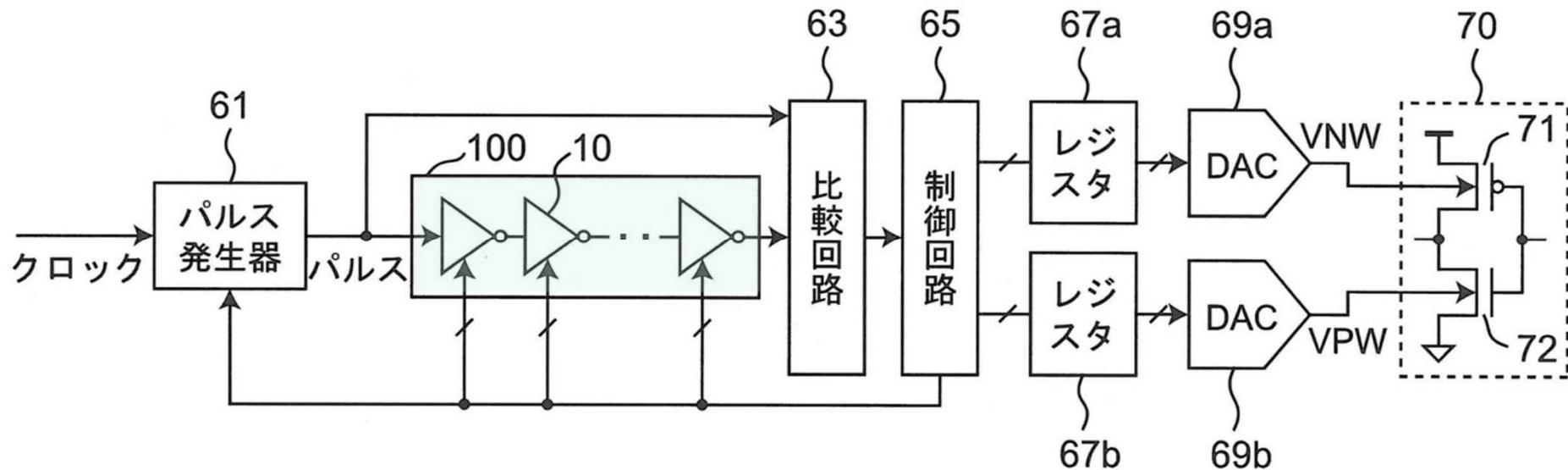
- 非均質構造により、個々のトランジスタのしきい値電圧変動を観測可能

# 個々のトランジスタで発生するノイズの評価

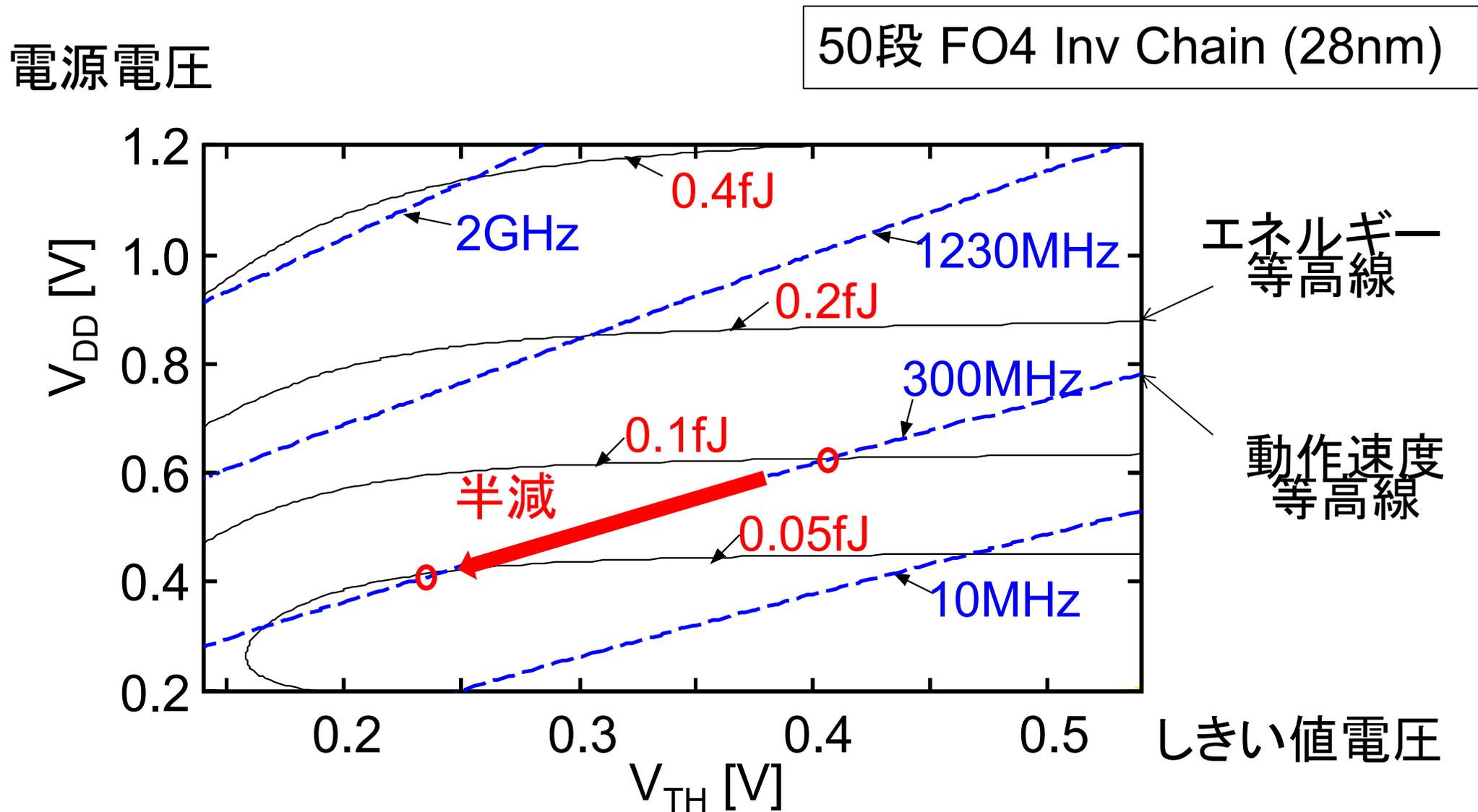


# 提案技術を用いたしきい値電圧調節回路

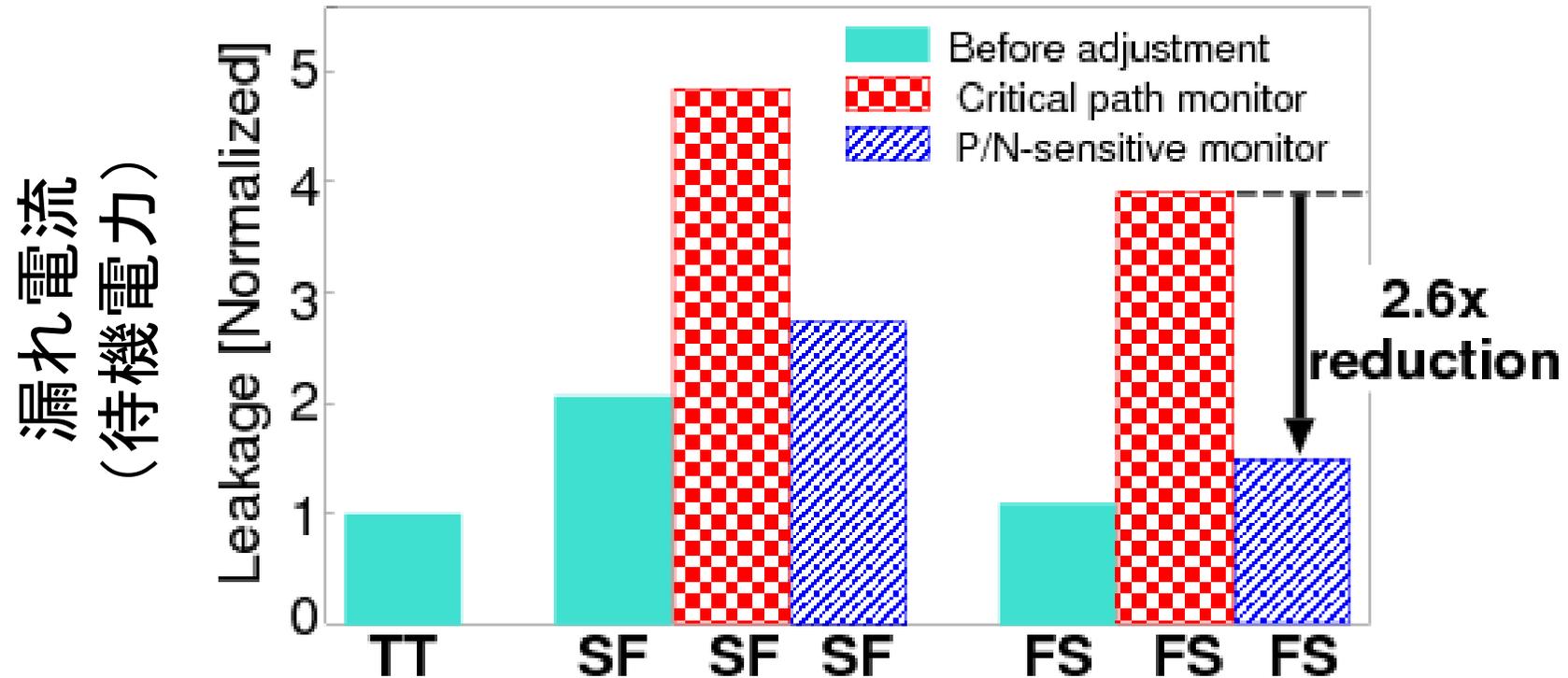
- p/nトランジスタのしきい値を独立に調節し、低消費電力化に活用可能



# 電源電圧としきい値電圧の調節による 低消費電力化



# pMOS/nMOS独立制御による待機電力削減



- FSコーナーの場合、待機電力(漏れ電力)を1/2.6に削減

## 実用化への課題

- 専門的知識を必要とすることなく本技術を利用可能にしたい
  - ハードウェア(再構成可能モニタ回路と制御回路)のIP化
  - トランジスタ特性(しきい値電圧)抽出アルゴリズムのソフトウェアパッケージ化

## 企業への期待

- 上記課題解決のための共同研究

# 本技術に関する知的財産権

- 【発明の名称】 : 再構成可能な遅延回路、並びにその遅延回路を用いた遅延モニタ回路、ばらつき補正回路、ばらつき測定方法及びばらつき補正方法
- 【出願番号】 : 特願2015-532785
- 【出願人】 : 国立研究開発法人科学技術振興機構
- 【発明者】 : 小野寺 秀俊, Islam A.K.M Mahfuzul

- 日本、米国、ヨーロッパ、中国、シンガポール、韓国、台湾で成立

# お問い合わせ先

国立研究開発法人科学技術振興機構

知的財産マネジメント推進部 知財集約・活用グループ

TEL 03-5214-8486

e-mail [license@jst.go.jp](mailto:license@jst.go.jp)