

順序統計に基づいた 集積回路の新しい設計技術

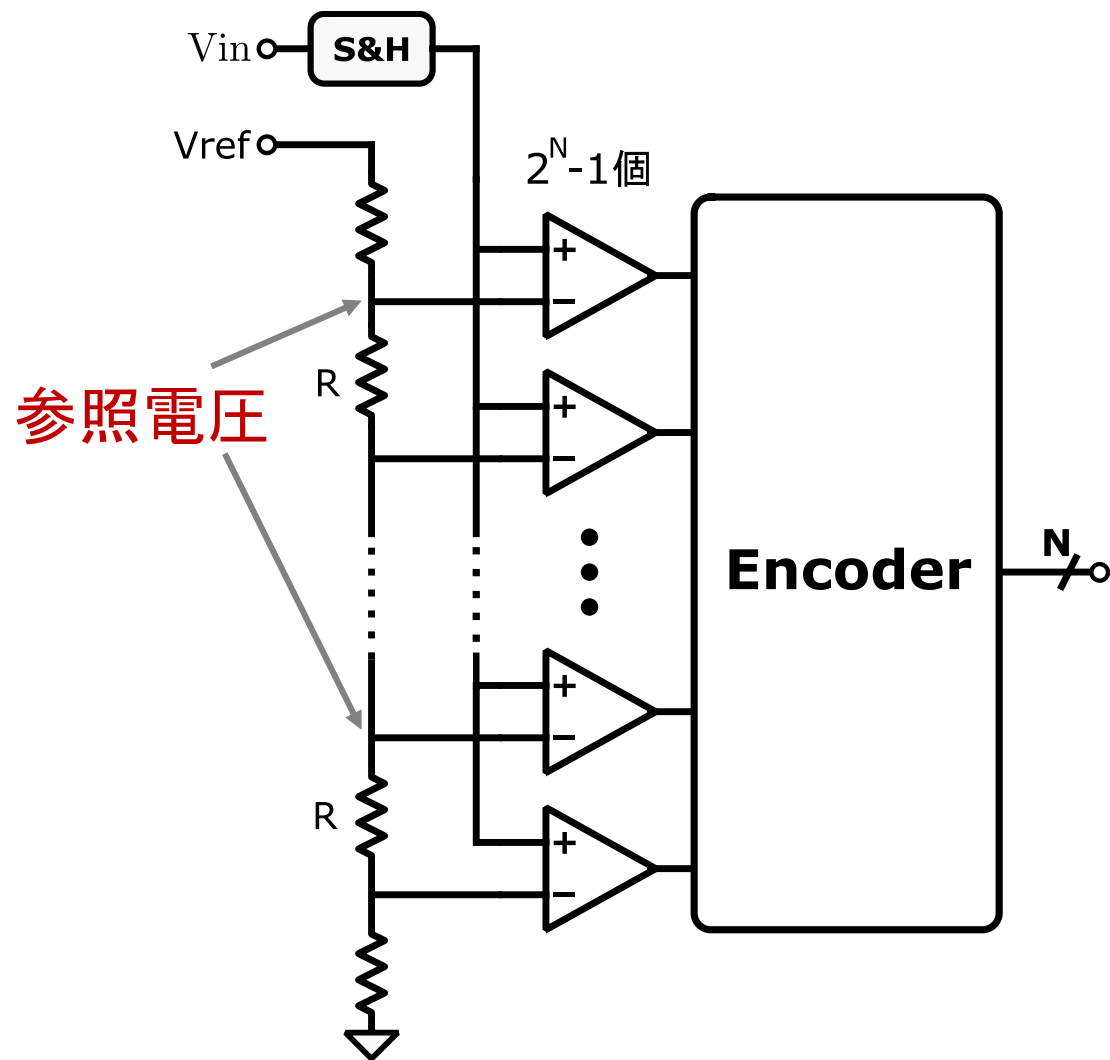
京都大学 大学院工学研究科 電気工学専攻

講師 イスラム マーフズル

2020年7月21日

集積回路設計の問題点(1)

1. アナログ回路の正しい動作に参照が必要
 - a) 参照電圧
 - b) 参照電流
 - c) 参照クロック
2. 複数参照のオンチップ生成
 - a) 多大のリソースが必要
 - b) 消費エネルギーの増大



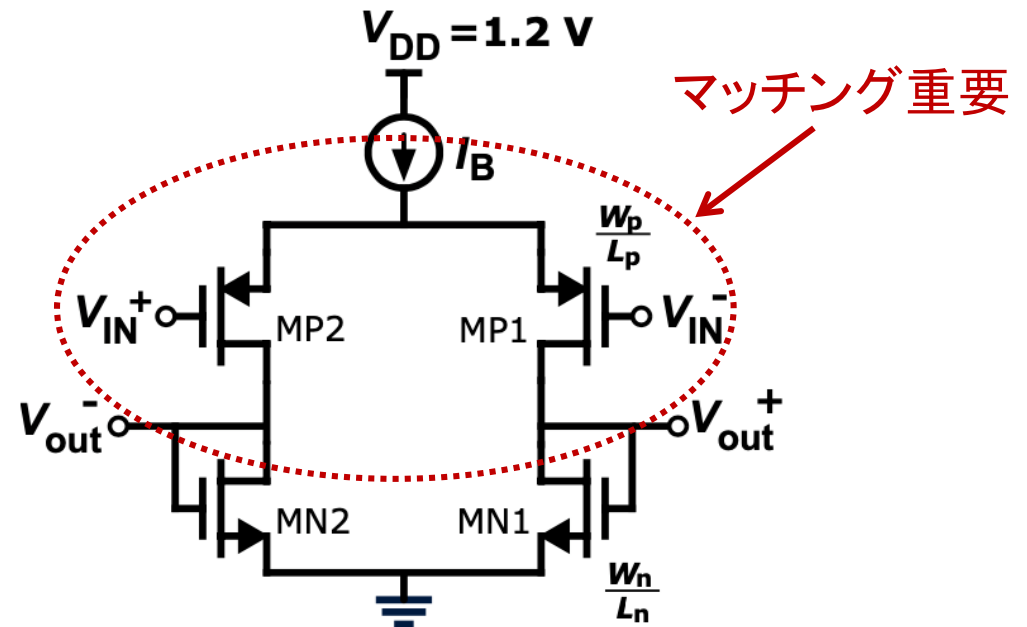
フラッシュ型ADC

ADC: Analog-to-Digital Converter

効率よく参照を生成することが重要

集積回路設計の問題点(2)

1. アナログ回路は素子対で構成される
2. 素子対内の素子間の特性ばらつき(ミスマッチ)は大きな問題
3. 素子間のばらつき(ミスマッチ)は必ず発生する
 - a) 物理的な限界などにより同じ寸法の2つの素子は特性が異なる
 - b) 面積の平方根に反比例
 - c) 統計現象
4. サイズを大きくしてばらつきを小さくする方法が主流
 - a) エネルギー増大



企業の対策

1. 参照の生成
 - a) 仕方なく, エネルギー増大のまま実装
2. ばらつき(ミスマッチ)
 - a) 面積を大きくする → それでもずれるため製造後に校正
 - b) 製造後にキャリブレーションして動作時に補正
 - c) 追加回路で高度な処理によりばらつきをキャンセル
→ エネルギー増大
 - d) 不揮発メモリに補正情報を保存
→ 面積やコストが急増大

文献上提案されている対策

素子特性ばらつきの統計を積極的に利用

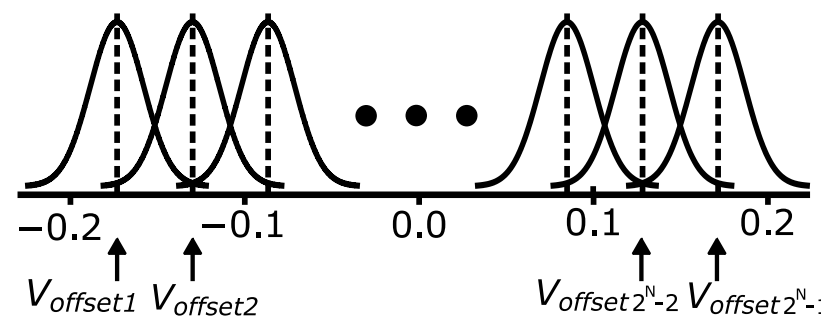
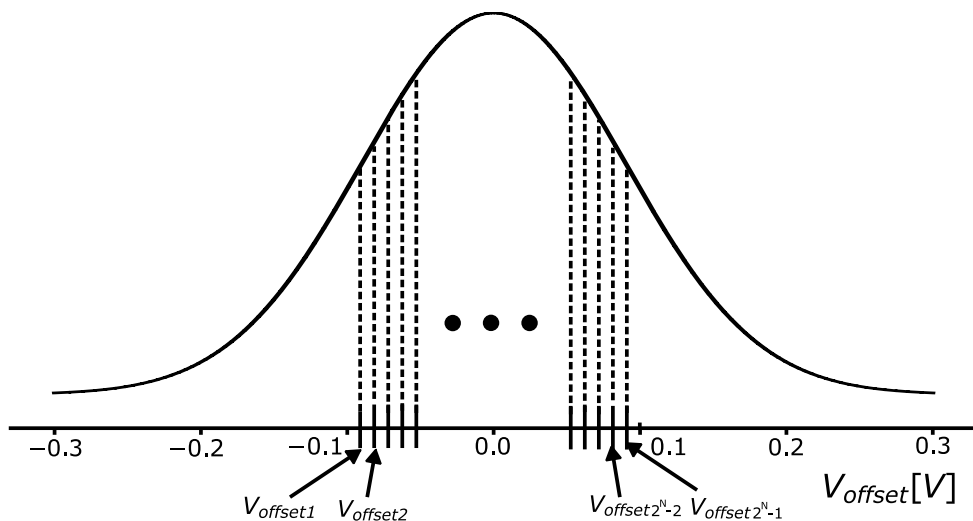
1. 大量の微細素子を同時動作
 - a) アプリケーションが限られる
 - b) 特定の分布(正規分布)以外に適応が難しい
 - c) エネルギー増大
2. 必要な素子を選択し, 再構成
 - a) 多くのアプリケーションにて適応可能
 - b) オフチップでキャリブレーションして情報を不揮発メモリに保存

低エネルギーと低コストでオンチップで実装可能な対策が課題

提案手法

1. 順序統計を用いて特定の特性をもつ素子を選択
2. 分布が既定であればソートしたときに**順位と特性が対応する**
3. 順位さえわかれば良い

→ オンチップで簡易的に測定可能な量にて順位付け可能



$$V_{os(1:n)} \leq V_{os(2:n)} \leq \dots \leq V_{os(n:n)}$$

ソートする

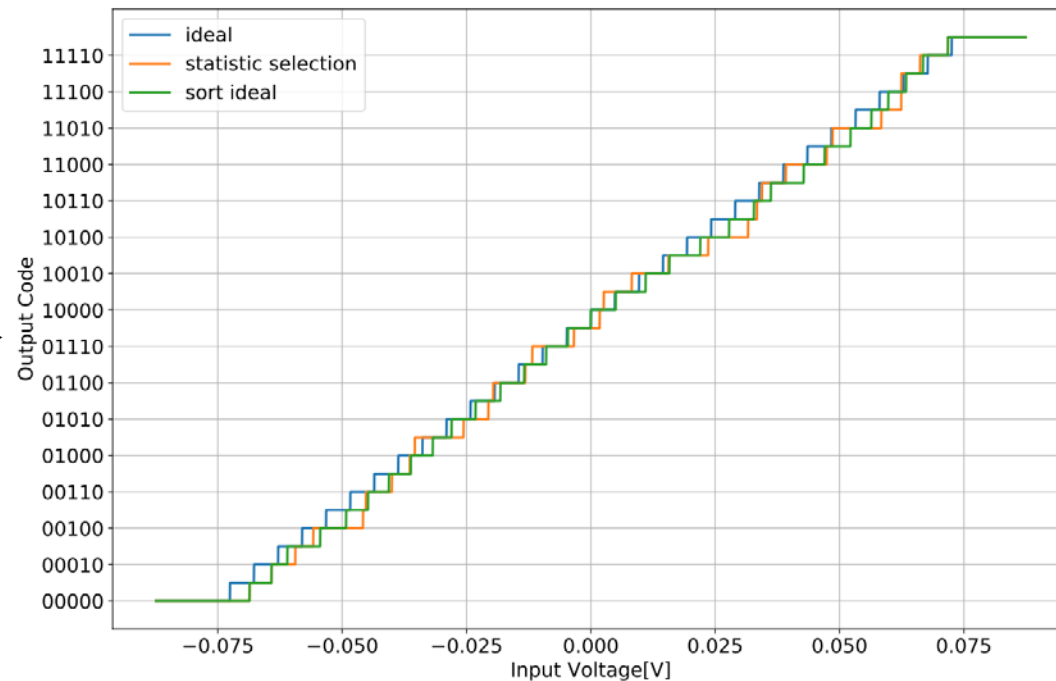
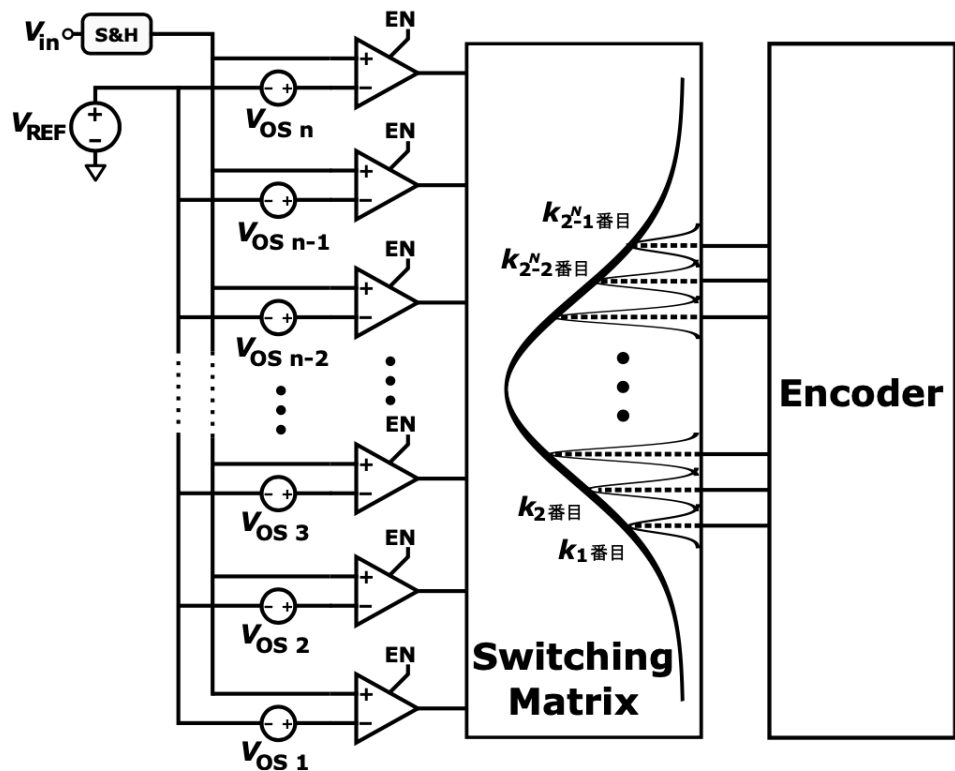
1. 特定の特性の素子を選択できる
2. 情報(参照)として利用可能になる

提案手法の特徴

1. 素子特性ばらつきの統計を積極的に利用
2. 最低限の数のみを動作
 1. 消費エネルギー削減
3. 特定の分布(正規分布)に頼らない → 広い応用
4. 必要な素子を選択し, 再構成 → 広い応用
5. オンチップで自律的にキャリブレーションを行い, 情報の保存が不要

集積回路の新たな設計論として発展する

応用例(1) フラッシュ型ADC



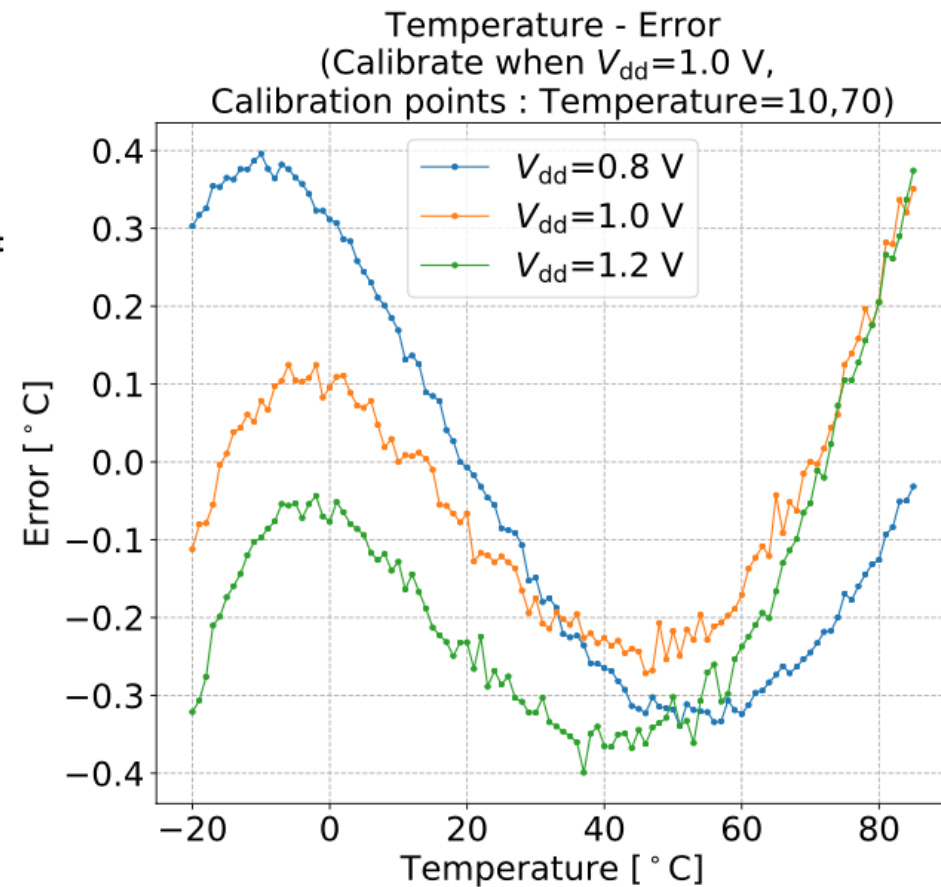
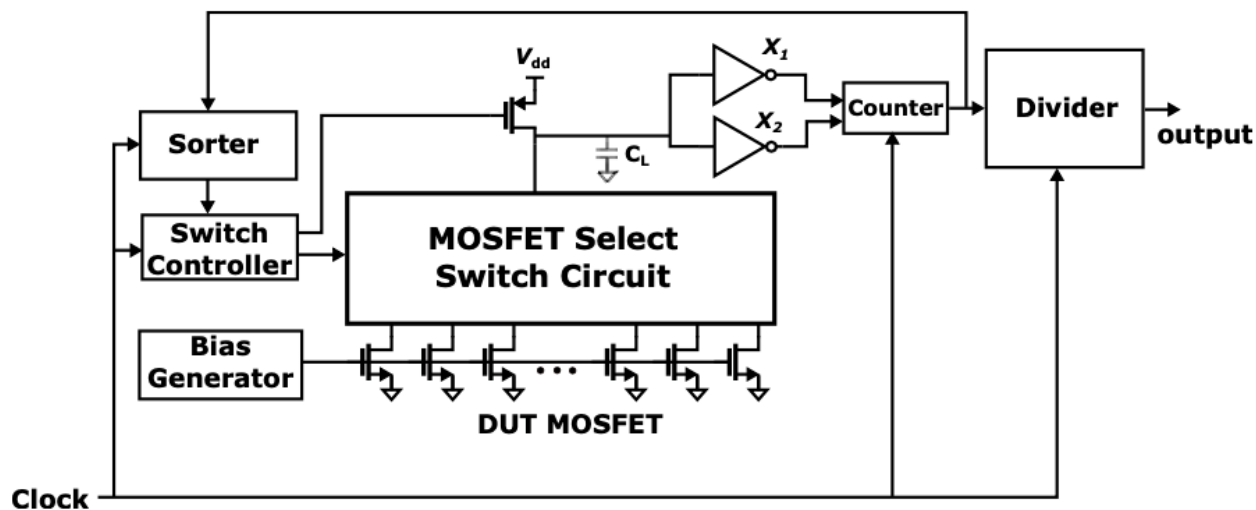
1. 多数の小さいコンパレータから等間隔のオフセット電圧を持つものを選択
2. 参照電圧不要, 小型, 低消費エネルギー

応用例(1) フラッシュ型ADC

| | 提案方式 | 統計的選択 VLSI Circuits, 2013 | 確率的手法 IEEE TVLSI, 2014 |
|-----------------------|---------|------------------------------|---------------------------|
| 電源電圧 | 1.2 | 0.85 | 1.2 |
| CMOS Process | 65nm | 32nm SOI | 90nm |
| サンプリング速度 [GS/s] | 2 | 5 | 0.21 |
| 分解能 | 5 | 6 | 6 |
| 消費電力 [mW] | < 1 | 8.5 | 34.8 |
| 面積 [mm ²] | < 0.02 | 0.02 | 0.18 |
| Calibration | On-chip | Off-chip | None |
| DNL [LSB] | 0.5 | 0.5 | |
| INL [LSB] | 1.2 | 0.4 | |
| 入力容量 [fF] | 100 | 135 | |

1. 提案方式はオンチップキャリブレーションを可能に
2. 消費電力を大幅削減

応用例(2) 温度センサ



1. 時間領域処理
2. 広い電源電圧動作
3. 省面積・省エネルギー

想定される用途

1. IoTデバイスの劇的な消費電力削減に
 1. ADC, センサ, 信号処理など
2. 機械学習の予測エンジンと併用可能
 1. 機械学習は統計的手法であるため, 提案手法と相性良い
3. 具体的な回路:
 1. フラッシュ型ADC
 2. 温度センサ
 3. 電源回路
 4. 乱数生成回路
 5. その他

実用化に向けた課題

1. 提案手法のメリットを最大限発揮させるようなシステムの設計
 - a) アルゴリズム
 - b) アーキテクチャ
 - c) 回路方式
2. チップ試作により実証検証

企業への期待

1. 情報提供
 - a) 今後の低消費電力アプリケーションについて考えを共有
 - b) 実デバイスの課題を共有
2. 共同研究により最先端のデバイスを開発
 1. 長期間の共同研究
 2. チップ試作による実証
3. 新しい(革新的)技術に対してアグレッシブ的な戦略と挑戦
4. 提案技術を採用するアプリケーションの提案

本技術に関する知的財産権

- 発明の名称 : アナログデバイスおよびその制御方法、温度センサ、並びにアナログ素子対応付けシステム
- 出願番号 : 特願2019-200993
- 出願人 : 京都大学
- 発明者 : イスラム エイケイエム マーフズル、久門 尚史、和田 修己

お問い合わせ先

国立大学法人京都大学内
株式会社 T L O 京都
京大事業部門 技術移転チーム

T E L 075-753-9150
F A X 075-753-9169
e-mail event@tlo-kyoto.co.jp