

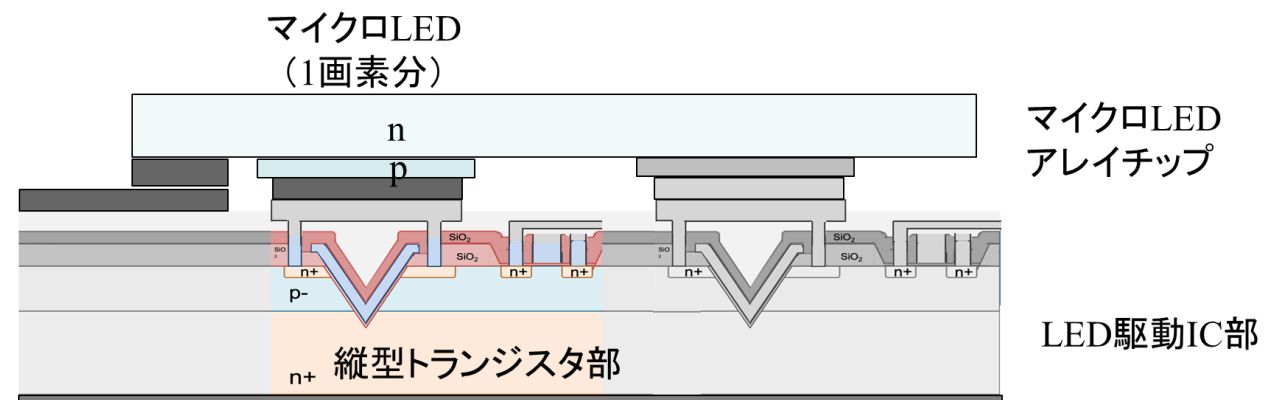
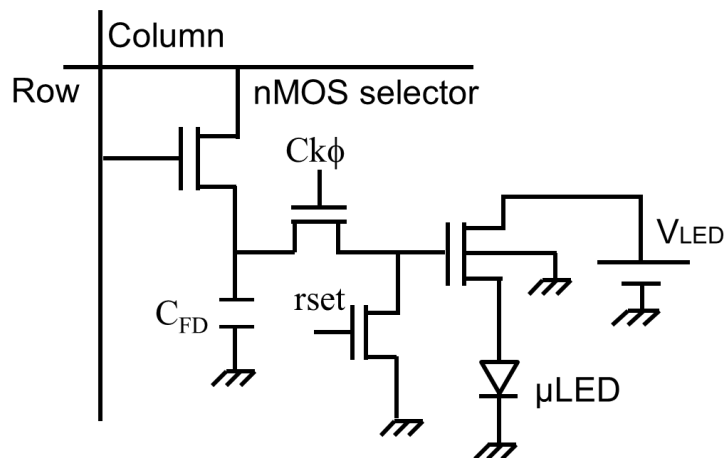
駆動回路一体型モノリシックマイクロ LEDアレイ小型化のための製造方法

豊橋技術科学大学 大学院工学研究科
電気・電子情報工学専攻

教授 若原昭浩

新技術の概要

- アクティブマトリックス型の駆動回路の各画素にパワートランジスタを集積
- IC面内配線を用いないLED/LD駆動電流供給により、駆動電流の大幅増大が可能
- 高密度集積マイクロLED (LD)アレイと一体化することで、高光出力のパターン生成を実現



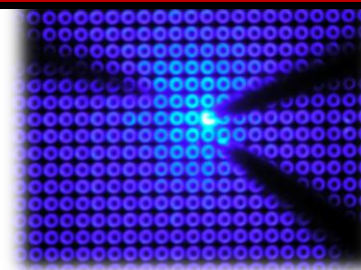
想定される用途

- 本技術による高光出力、かつ高精細を可能とする特徴により、マイクロLED/LDアレイを用いた、高精細・高輝度な小型投影機器や、マスクレスのパターン形成機への採用
- モノリシックマイクロLEDの微細化・高解像度化により、携帯端末用の超軽量HMD、デザイン性に優れたVRグラス
- バイオサイエンス用の光培養/分析アレイ
- 光MIMOによる大容量ローカル通信

想定される用途

➤ 応用例

- ・高精細ディスプレイ
 - ・オプトジェネティクス
 - ・可視光通信
- など様々な領域で応用・発展

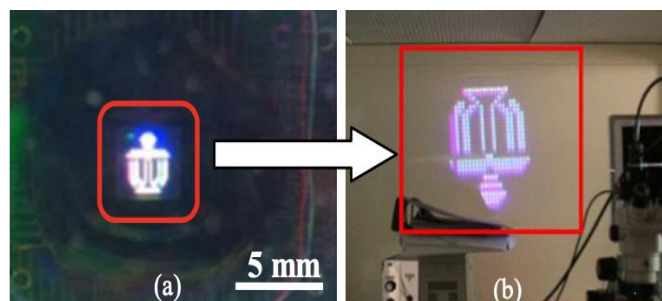


モノリシックマイクロ
LEDアレイ[1]



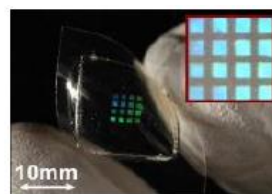
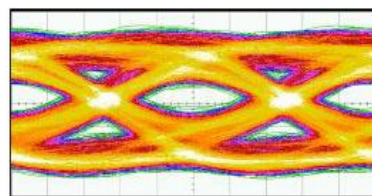
マイクロLEDディスプレイ[2]

➤ 投射型デバイス応用例

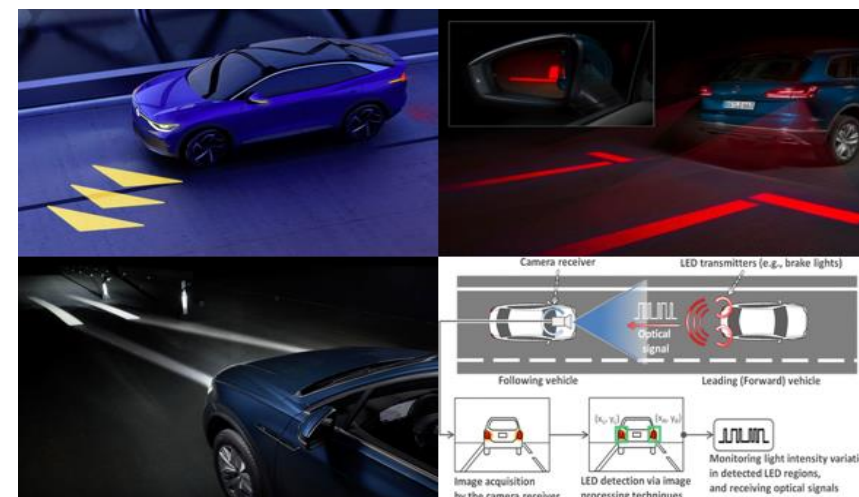


超小型LEDプロジェクター[3]

➤ 光通信(Li-Fi)



LEDアレイによる光通信[6]



車載スマートライト[4]&車間光通信[5]

- [1] S. B. Shin, et al. Jpn. J. Appl. Phys. 50, 04DG12 (2011)
 [2] <https://www.anandtech.com/show/14204/sony-develops-16k-display-a-783inch-crystal-led-screen>
 [3] Zhao Jun Liu et al, IEEE PTL, 25, (2013), pp2267-2270
 [4] <https://www.volkswagen-newsroom.com/en/stories/let-there-be-light-4255>
 [5] Isamu Takai et al, IEEE Photonics Journal, 6, (2014), p4
 [6] J. J. D. McKendry et al., IEEE Photonics Technol. Lett., 22(18), 1346 (2010)

従来技術とその問題点

方式: RGBのマイクロLEDを基板上に実装

ターゲット: 次世代大型ディスプレイ(家庭用含む)

ソニー:「CrystalDisplay」(2016プレスリリース)

サムスン:「The Wall」(2018/1発表)

京セラ:「Micro LEDディスプレイ」

JDI:「マイクロLED」

課題:

「実装コスト&高輝度化」

最近の状況:TFT技術を展開

LT-poly-Si TFT

CG-Si TFT

:LED駆動電流~サブmA

方式: LEDウエハを用いたアレイ一体形成

ターゲット: 次世代ウェアラブルディスプレイ、
マスクレスパターンジェネレータ

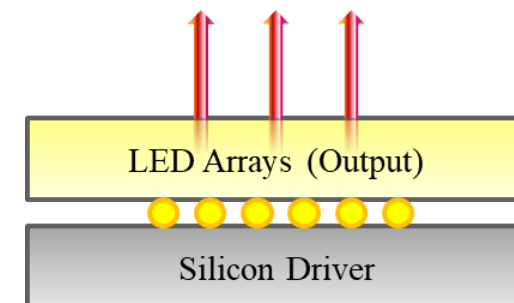
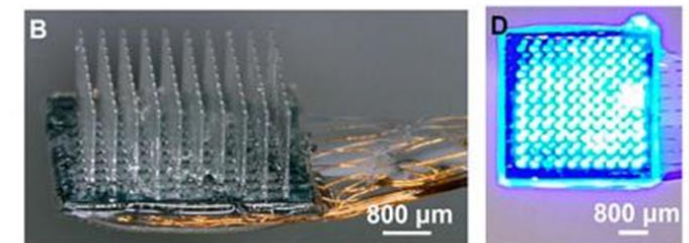
Univ. of Strathclyde, Inst. of Photonics (2002~)

豊橋技術科学大学 (2009~)

チップボンディング (GaN- μ LED + CMOS driver)

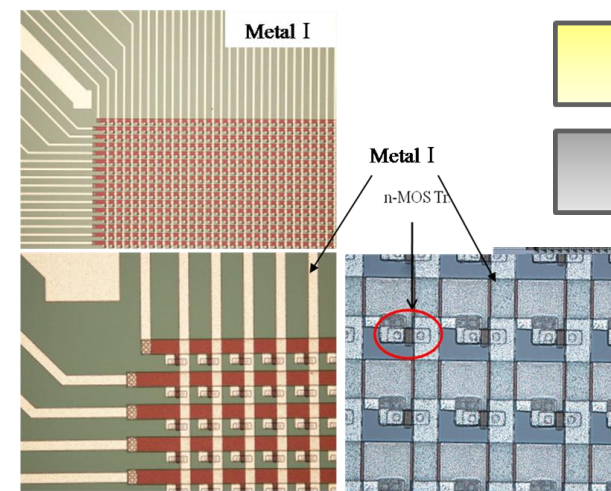
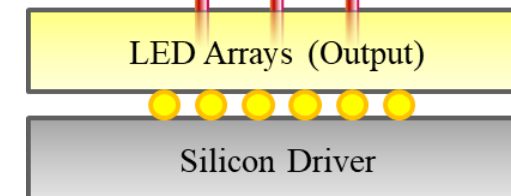
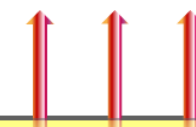
モノリシック集積 (Si/SiO₂/GaN wafer, 2015-2018)

課題:「駆動電流の増大による配線断線」

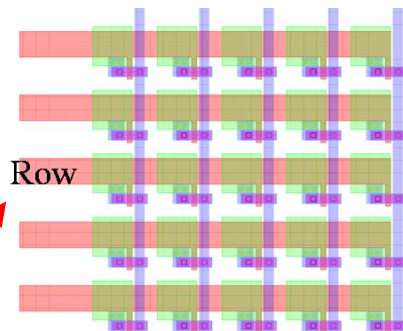


従来技術とその問題点

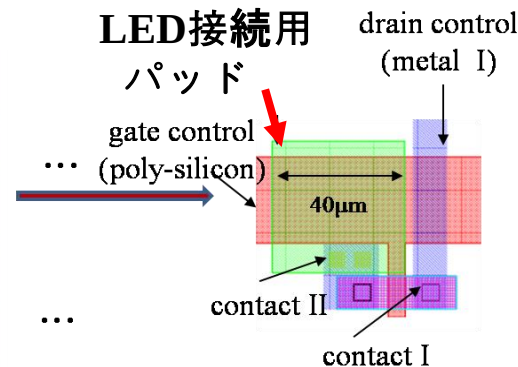
大規模集積時の問題例：マイクロLEDアレイ+ Si CMOS 駆動回路



LED画素選択線

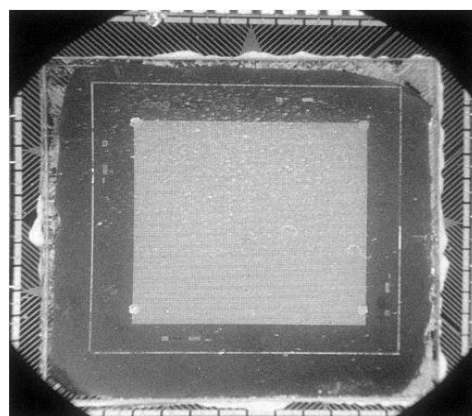


LED接続用
パッド



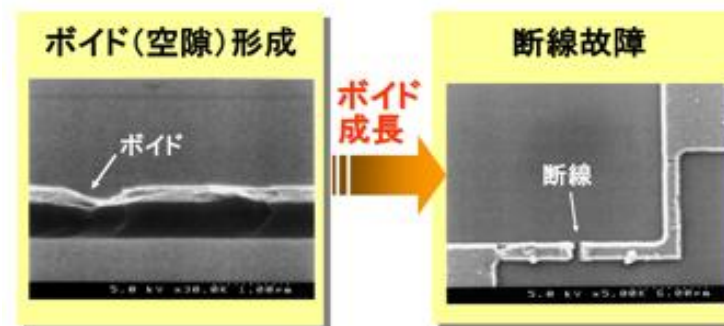
LEDへの電流
供給ライン

Si駆動回路のレイアウト



フリップチップボンディングによる
128x128画素アレイ

駆動電流密度がLED電流供給ラインのエレクトロマイグレーション破断で制限

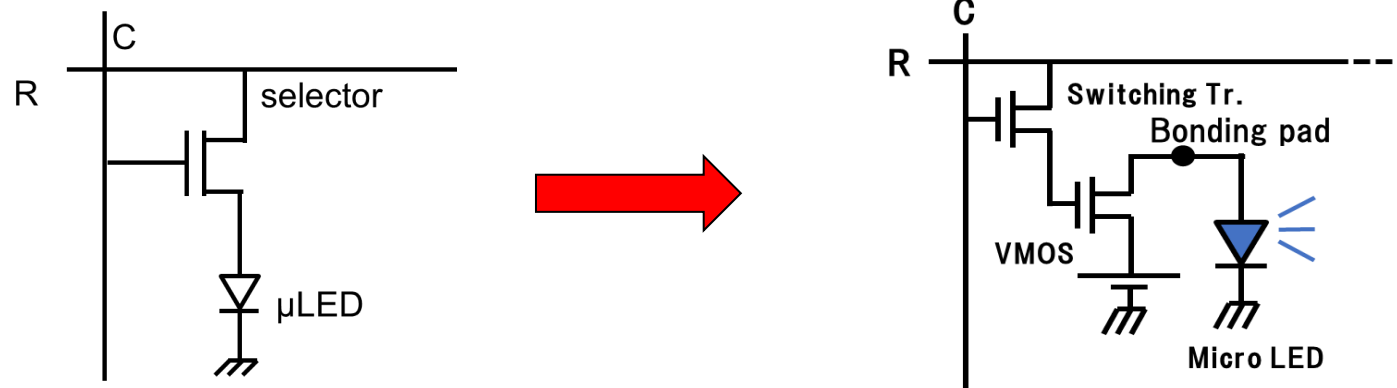


エレクトロマイグレーション

：高密度の電子流により原子が移動し 金属配線に断線が生じる現象

新技術の特徴・従来技術との比較

- 縦型構造トランジスタをアレイ化して駆動回路を構成
 - 画素選択用配線と、発光部駆動用電流経路を区別

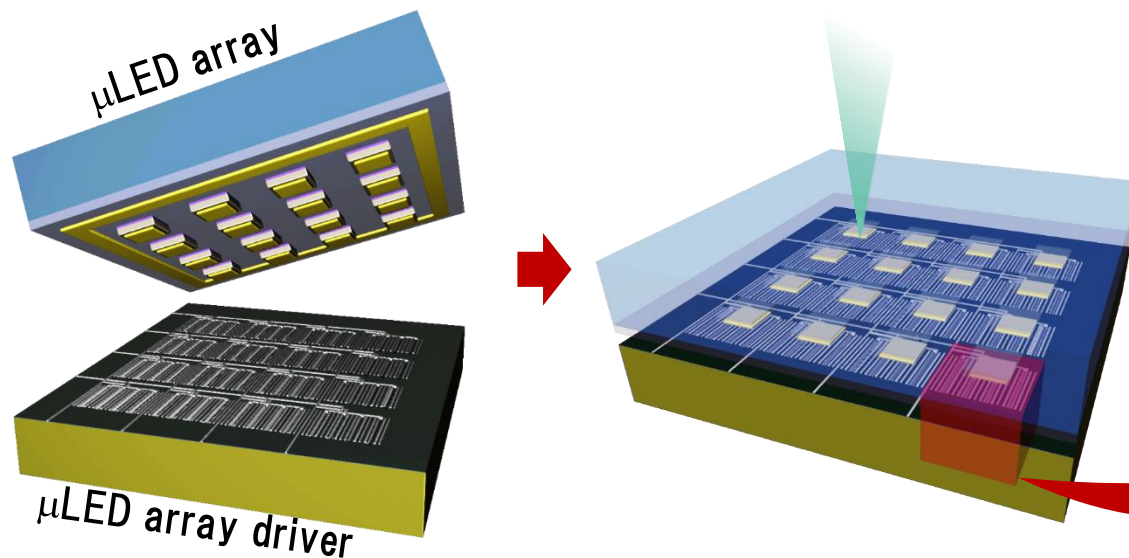


- 発光部と駆動回路を同一サイズ化してワンチップ化を実現

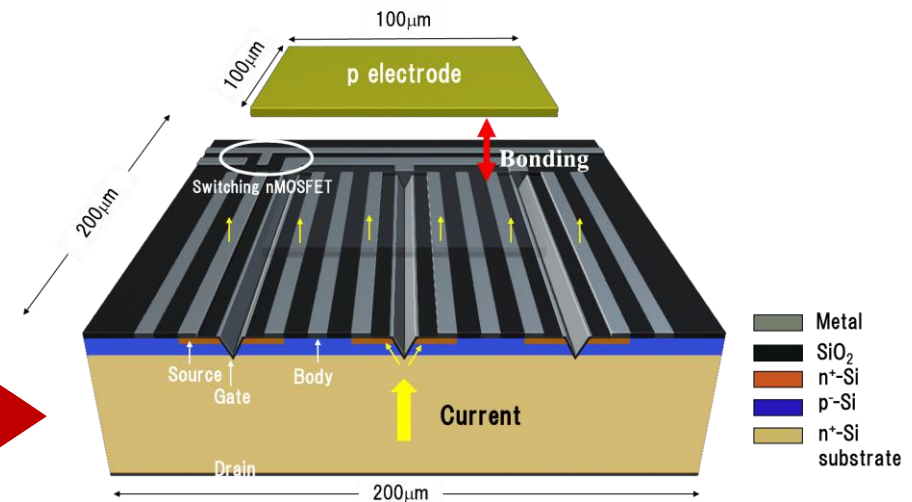
これにより、従来方法の課題であった、微細化・大規模化に伴う配線長の増大・細線化に起因した、印加電圧低下、発熱、効率低下等の問題を解決

新技術の特徴・従来技術との比較

- ▶ 主要電流供給素子を**縦型構造**にすることで微細金属配線を除去
- ➡ エレクトロマイグレーションによる**断線問題**を解決し、**大電流注入**を実現
- モノリシックマイクロLEDアレイの使用による**高精細化**を実現



投射型デバイスイメージ図(4×4)



1画素分駆動回路構造図

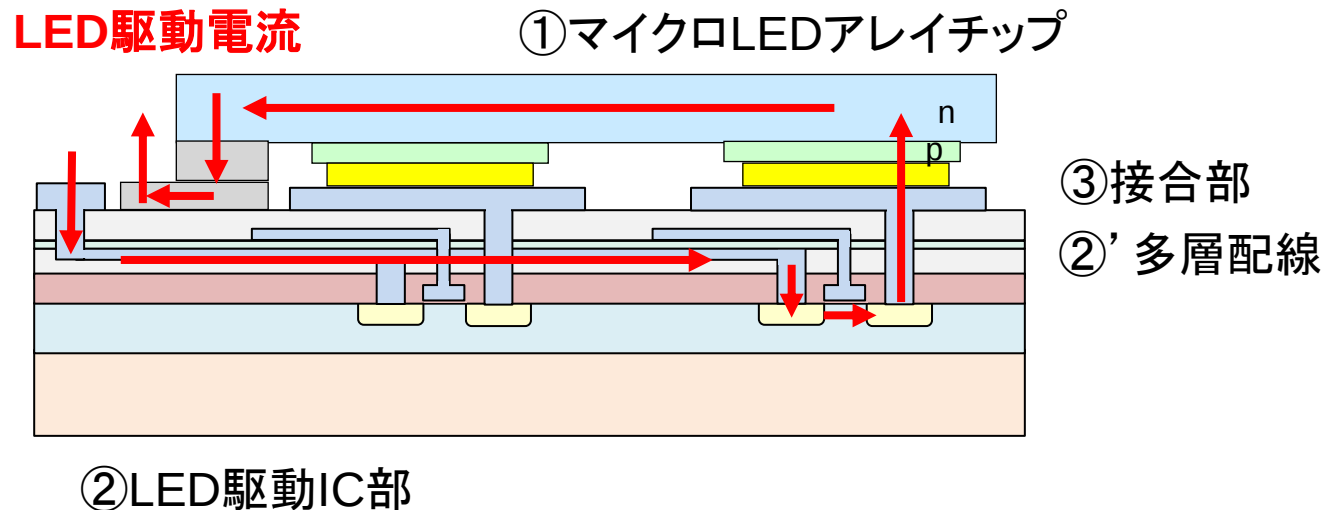
駆動回路アレイ上にマイクロLEDアレイを
直接接合することで**微細配線を介さず電流を供給**

+

電流供給素子には**縦型MOSFET**を用い、
投射型デバイスに向けた**大電流注入**を実現

新技術の特徴・従来技術との比較

従来技術

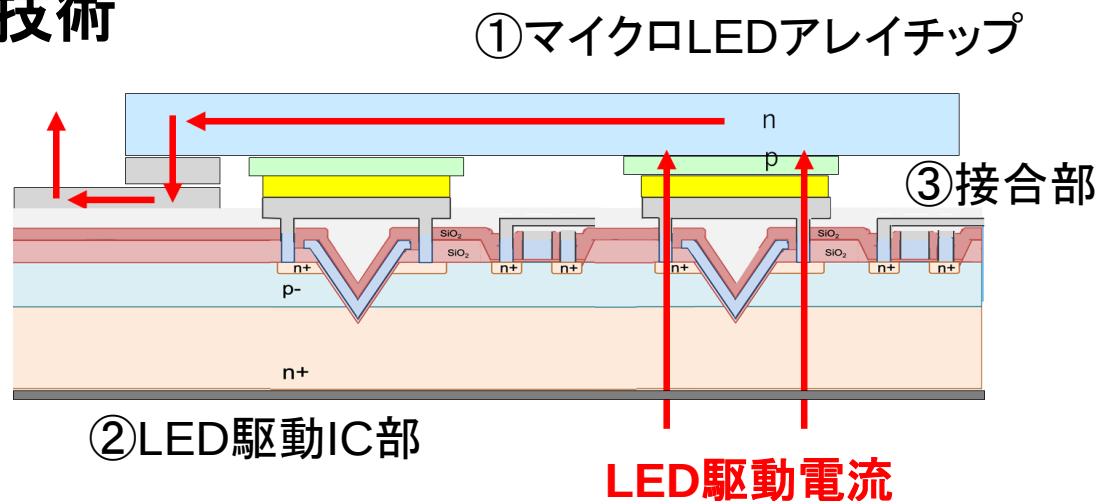


画素選択線に、LED駆動電流が流れる

微細化、画素数の増大により、配線を流れる電流密度が増大

配線のEMにより電流が制限

新技術



縦型パワートランジスタをアクティブマトリクス内に集積化

画素選択線には、LED駆動電流が流れない

パワートランジスタの性能でLEDの最大電流が決定

新技術の内容 (実施例)

▶ 高い発光強度を出力可能なマイクロLEDアレイのデモ

最大電流注入量を $100\text{A}/\text{cm}^2$ と設定

LED1個の電流密度

電流密度 $< 100\text{A}/\text{cm}^2$

LEDのサイズ: $100\mu\text{m}$ □ を設定

目標電流 $10\text{mA}/\text{画素}$

設計仕様

画素選択信号の制御

→ Switching Tr.: nチャネルMOSFET

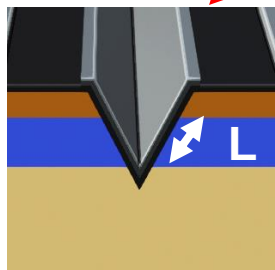
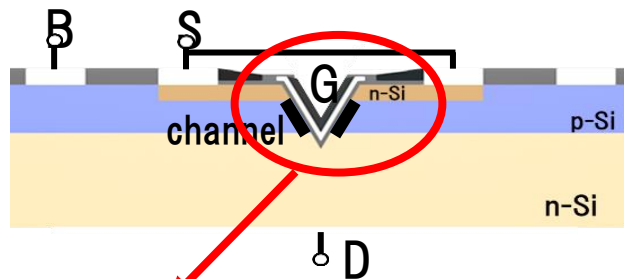
マイクロLED 1画素面積: $100\mu\text{m}$ □

→ 1画素分の駆動回路専有面積: $< 200\mu\text{m}$ □

マイクロLED駆動電流の制御

→ V溝ゲート縦型MOSFET (VMOSFET)

8×8駆動回路アレイ光学顕微鏡写真



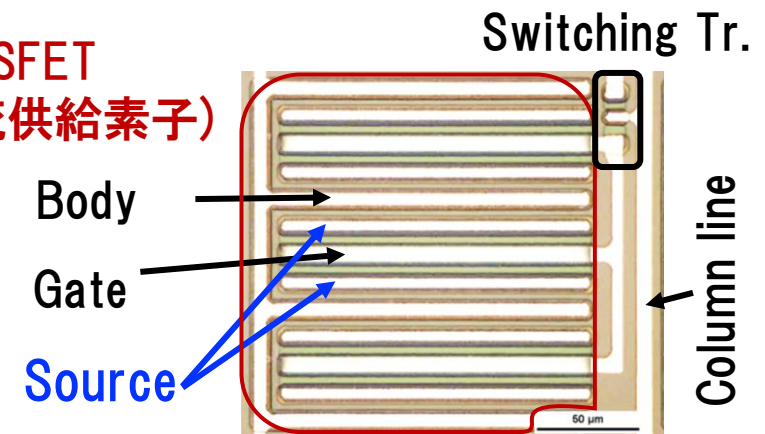
p-Si/n⁺-Siエピウエハを使用

チャンネル長L: $3\mu\text{m}$ (p-Si層厚より)

チャンネル幅: $150\mu\text{m} \times 3$ 本で

仕様を実現

VMOSFET
(電流供給素子)

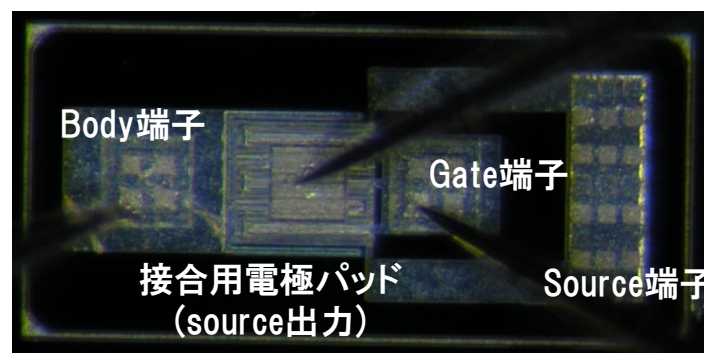
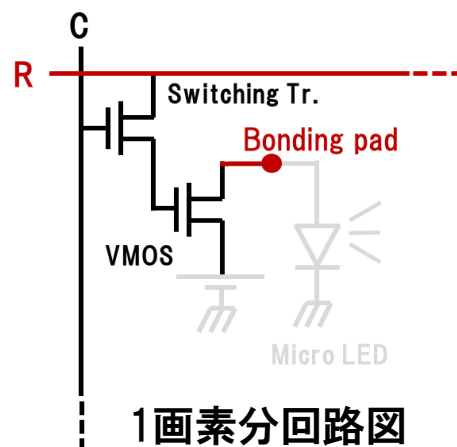
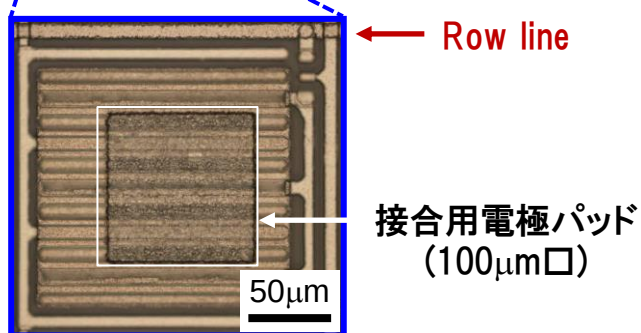
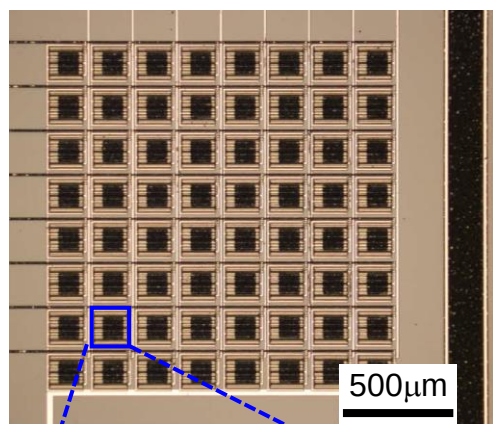


1画素分駆動回路光学顕微鏡写真

駆動回路の試作と電気特性評価

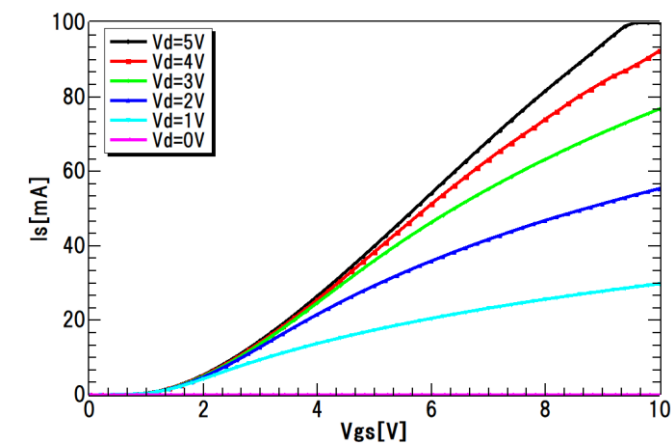
- ▶ 試作: 技科大のエレクトロニクス先端融合研究所に整備された
CMOS/MEMS試作ライン
2 μ mルール変形CMOSプロセス

試作駆動回路外観

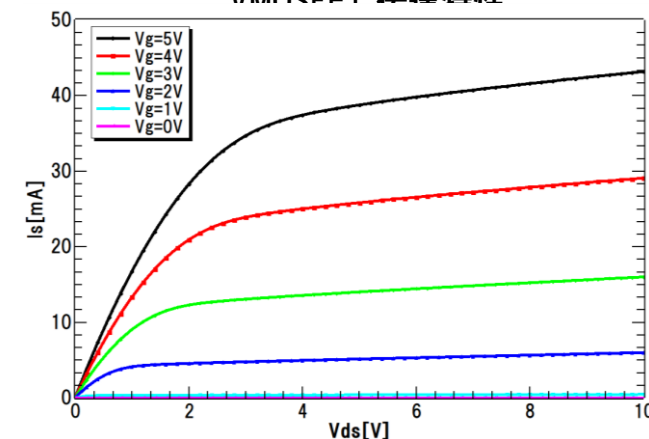


TEG測定風景顕微鏡写真

VMOSFET電気特性

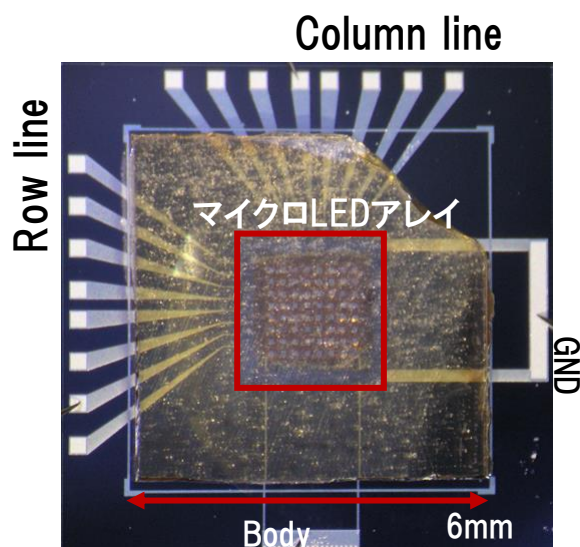


VMOSFET 伝達特性

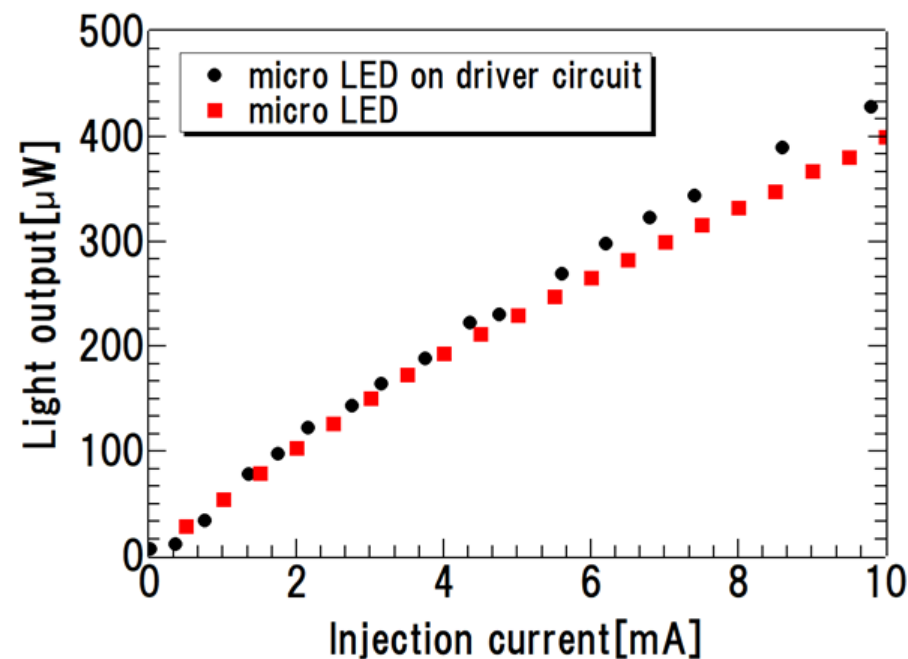
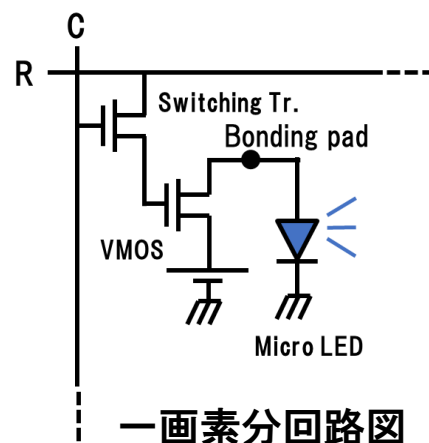


VMOSFET 出力特性

▶ 異方導電性ペーストを用いたフリップチップ接合による一体化

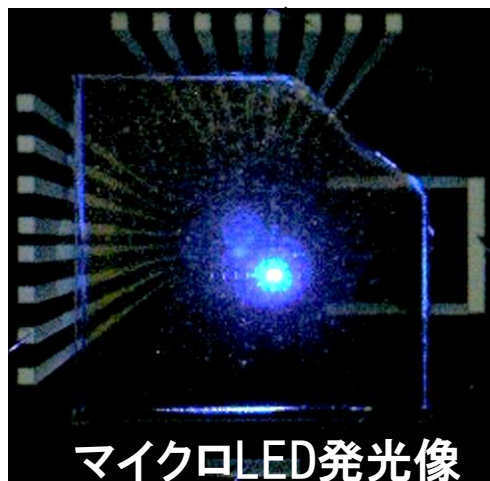


接合後マイクロLEDアレ



マイクロLED光出力特性

接合前後で光出力の大きな変化なし
→ 接合による特性劣化は生じていない



マイクロLED発光像

実用化に向けた課題

- 現在、VMOSFETを用いたアレイ制御が可能
なところまで開発済み。しかし、より高精
細化・高輝度化に向けたUMOSFETの適用
は大学では困難である。
- 今後、高輝度駆動時における、発熱の影響
について、データ取得と熱伝達特性の解析
を行っていく計画である。
- 実用化に向けて、UMOSFETを用いたアレ
イの試作・評価と、高精細化に向けたマイ
クロLEDと駆動回路共通のデザインルール
を確立する必要もあり。

企業への期待

- より微細化したマイクロLEDアレイと駆動回路の接続は、メタルパッドを用いたウェハボンディング技術により克服できると考えている。
- UMOSFETによるパワーデバイスの技術を持つ、企業との共同研究を希望。
- スマートグラスを開発中の企業、マスキレスパターニング分野への展開を考えている企業には、本技術の導入が有効と思われる。

本技術に関する知的財産権

- 発明の名称 : 半導体発光素子アレイ
- 出願番号 : 特願2020-026001
- 出願人 : 豊橋技術科学大学
- 発明者 : 若原昭浩

お問合せ先：研究推進アドミニストレーションセンター

Phone: 0532 - 44 - 6975

FAX: 0532 - 44 - 6980

E-mail: tut-sangaku@rac.tut.ac.jp 担当: 白川正知

産学連携の経歴

本技術に関連するもの

- 2008年-2013年 東海知的クラスタ創生事業
「高効率光・パワーデバイス部材の開発」サブテーマリーダー採択
- 2018年-2019年 JST A-STEP事業に採択

企業と共同発明特許出願 9件

Researchmapを参照ください

https://researchmap.jp/WA_0608

