

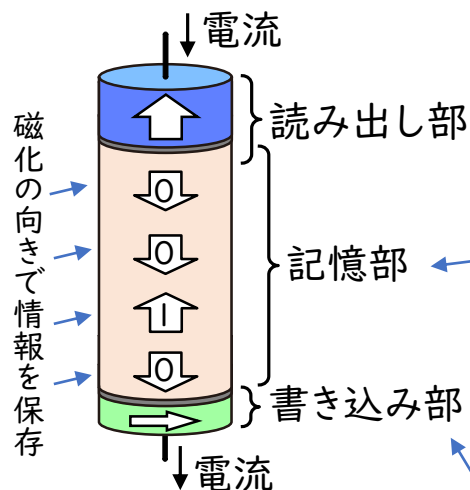
1 電流駆動型 多ビット磁気メモリ素子

関西大学 システム理工学部
物理・応用物理学科
准教授 本多 周太

2025年3月13日

提案技術概要

柱下部に面内磁化層を設置した柱型多値磁気メモリ



磁気抵抗効果(HDDの読み出しに使われる**従来技術**)で柱上部の磁化状態(情報)を読み出す。

柱型の強磁性体(磁石)の磁化の向きで情報を保存。柱に多数の情報を保存することは**従来提案**されている技術。また多数の情報を磁化状態として保存することは、磁気テープ(カセットテープやビデオテープ)でも用いられている技術。

情報の保持・読み出し技術はすでにあつたが、書き換え技術が存在しなかった。

柱型の強磁性体の下部に**横向きに磁化した層を配置し、電流を流すことで柱下部の情報を書き換え可能**なことを発見。この**書き換え技術が主の新提案技術**。

主の**新提案技術**によって1方向の電流のみで柱へ情報を保存可能になり、簡素な回路(新提案)で大容量な不揮発性メモリを実現可能であることを提案。

従来技術とその問題点

既に実用化されている技術(メモリ)の主な問題点

DRAM(PCのメインメモリなど)

- ・ 電源消失で記憶情報が消失する揮発性メモリ。
- ・ 情報保持ため電力が必要。

フラッシュメモリ(USBメモリ・SSDなど)

- ・ 情報の書き換え可能回数が少ない。
- ・ 容量の増大化への限界が近づいている。
(書き換え耐性を犠牲にして容量増大化)
- ・ 回路が3次元的に入り組んでおり複雑。

MRAM[磁気RAM](車載用メモリなど)

上記メモリに対する優位性

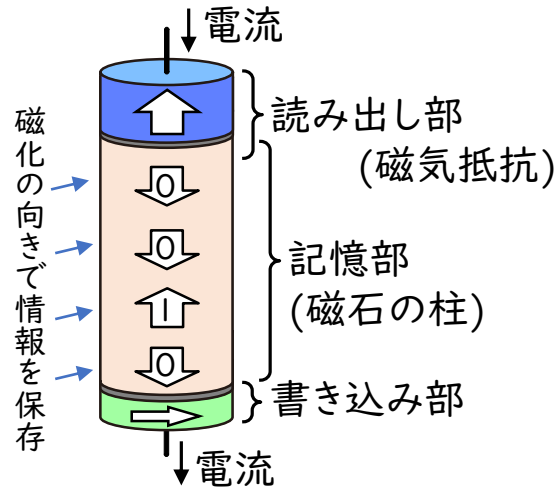
- ・ 不揮発・耐書き込み回数・耐熱・耐振動・耐放射性

問題点：回路が複雑で半導体メモリと異なるため開発が難航

単純な回路構造で動作可能な不揮発性大容量メモリの開発が期待される。

新技術の特徴・従来技術との比較

新技術:柱下部に面内磁化層を設置した
多値磁気メモリ(柱メモリ)



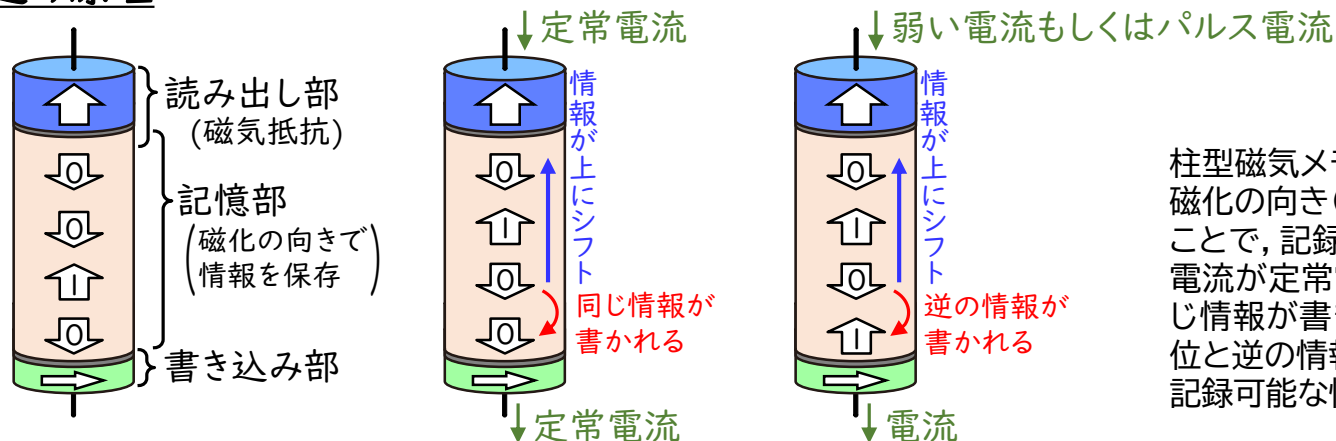
特徴:

- ・多値メモリ(磁石の柱に多数の情報を保存)
- ・不揮発(磁石の磁化の向きで情報を保存)
- ・大容量(記録部の長さに比例した記憶容量)
- ・単純な素子回路(1素子あたり1つの選択トランジスタ)
- ・単純な動作回路(1方向の電流で制御)

	提案柱メモリ	フラッシュメモリ	DRAM	MRAM
記憶容量	◎	◎	×	×
読書速度	中速(数10ナノ秒)	低速(μ 秒)	高速(ナノ秒)	高速(ナノ秒)
書換え耐性	無限	1,000回	無限	無限
回路簡索性	◎	×	○	×
不揮発性	不揮発(数10年)	不揮発(数年)	揮発(ミリ秒)	不揮発(数10年)
1素子の記憶容量	多数	4	1	1

新技術の特徴：動作原理

書き込み原理



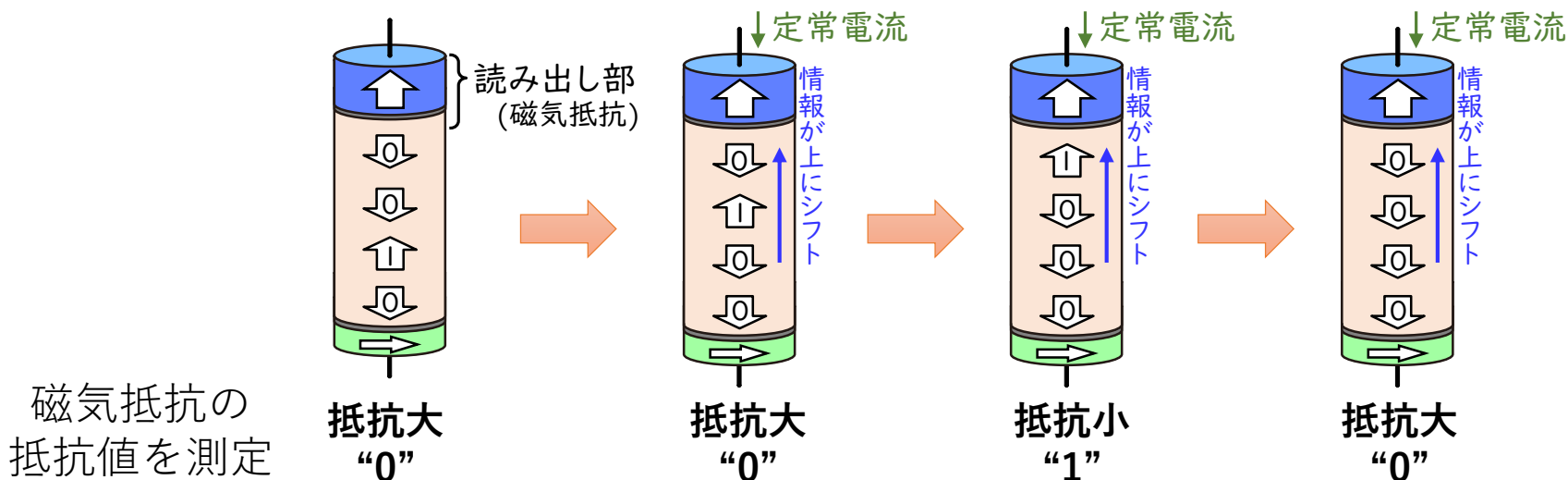
柱型磁気メモリ4ビット構造と動作の例。白矢印は磁化の向き(S極→N極)。柱に下向きに電流を流すことで、記録されている情報が柱上側へシフトする。電流が定常電流の場合には、柱下端に最下位と同じ情報が書き込まれ、パルス電流の場合には最下位と逆の情報が書き込まれる。柱を長くすることで記録可能な情報数を増やすことができる。

定常電流と弱(パルス)電流を制御して、情報のビット配列を書き込む。

読み出し原理

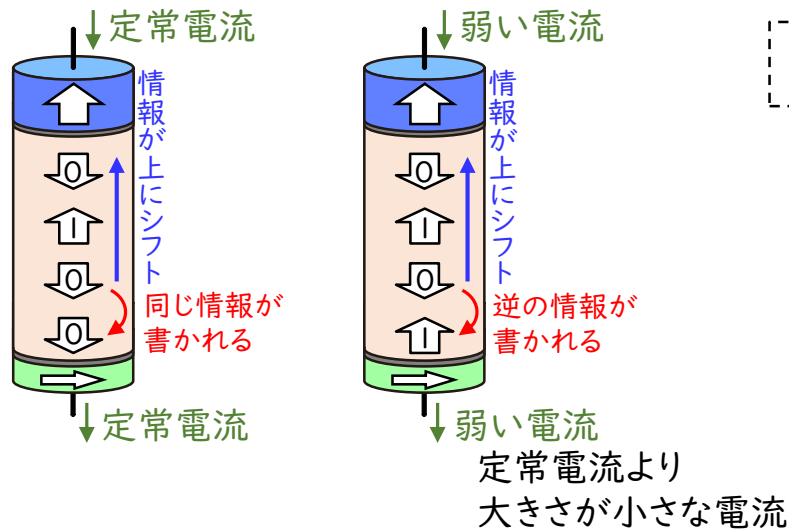
読み出し部での磁気抵抗効果で柱の最上位のビット情報を読み出す。

書き込みと同様の電流を流しビット情報を柱最上位へ移動させながら全ビット配列を読み出す。



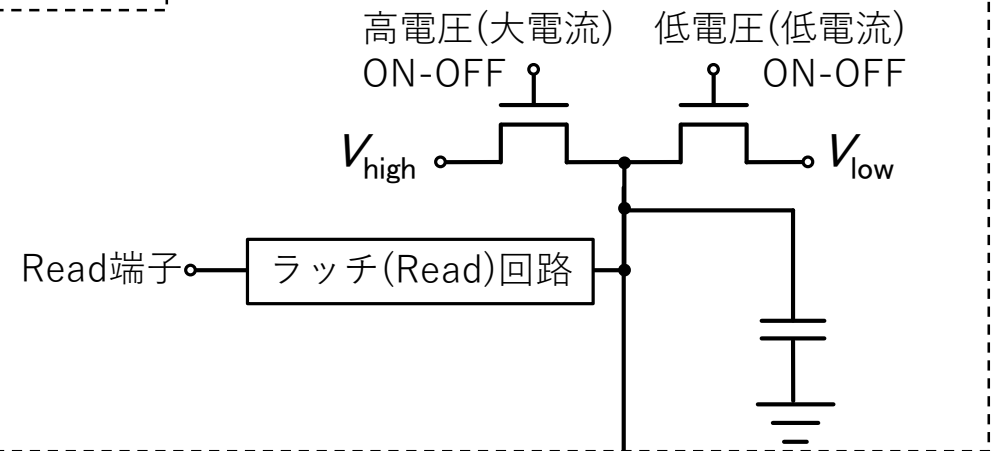
新技術の特徴：動作回路1

書き込み原理



R/W回路

・大-小電流制御型

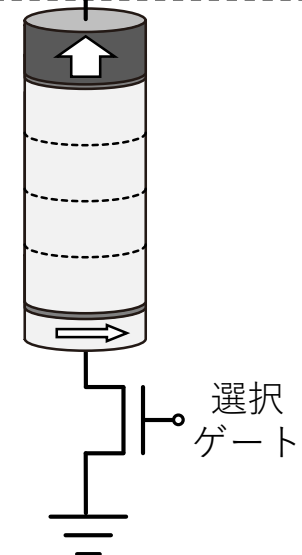


書き込み：

強い電流と弱い電流の2つの電流で記録情報を制御可能。
電流の方向は1方向。

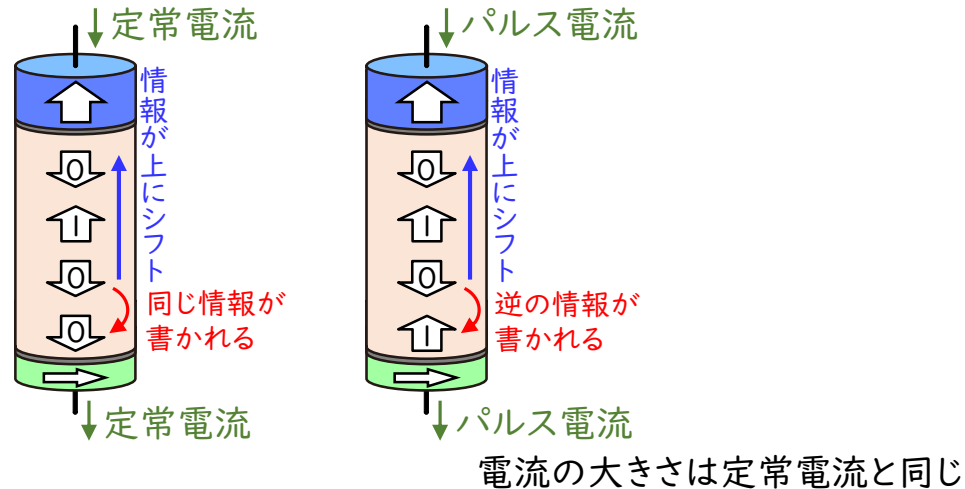
読み出し：

書き込みと同じ電流で読み出し可能。



新技術の特徴：動作回路2

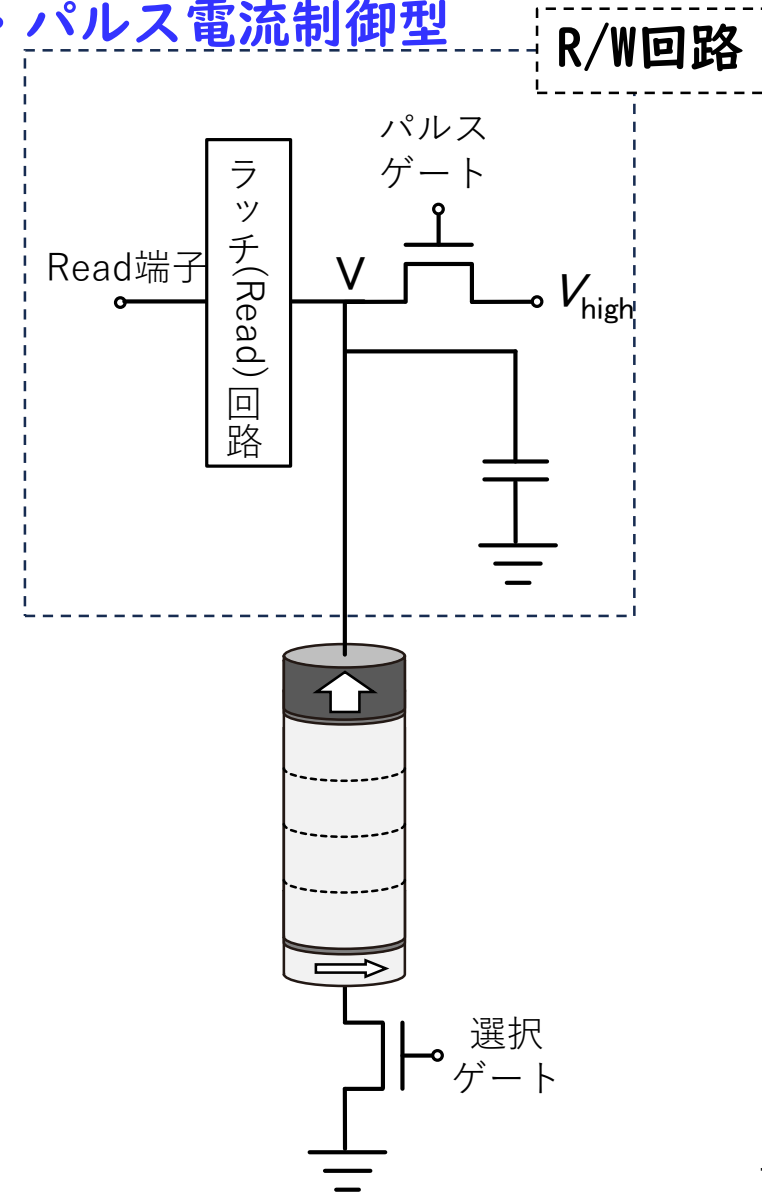
書き込み原理



書き込み：
定常電流とパルス電流で記録情報を制御可能。
電流の方向は1方向・電流の大きさは1つ。
(1種類の電流で制御可能)

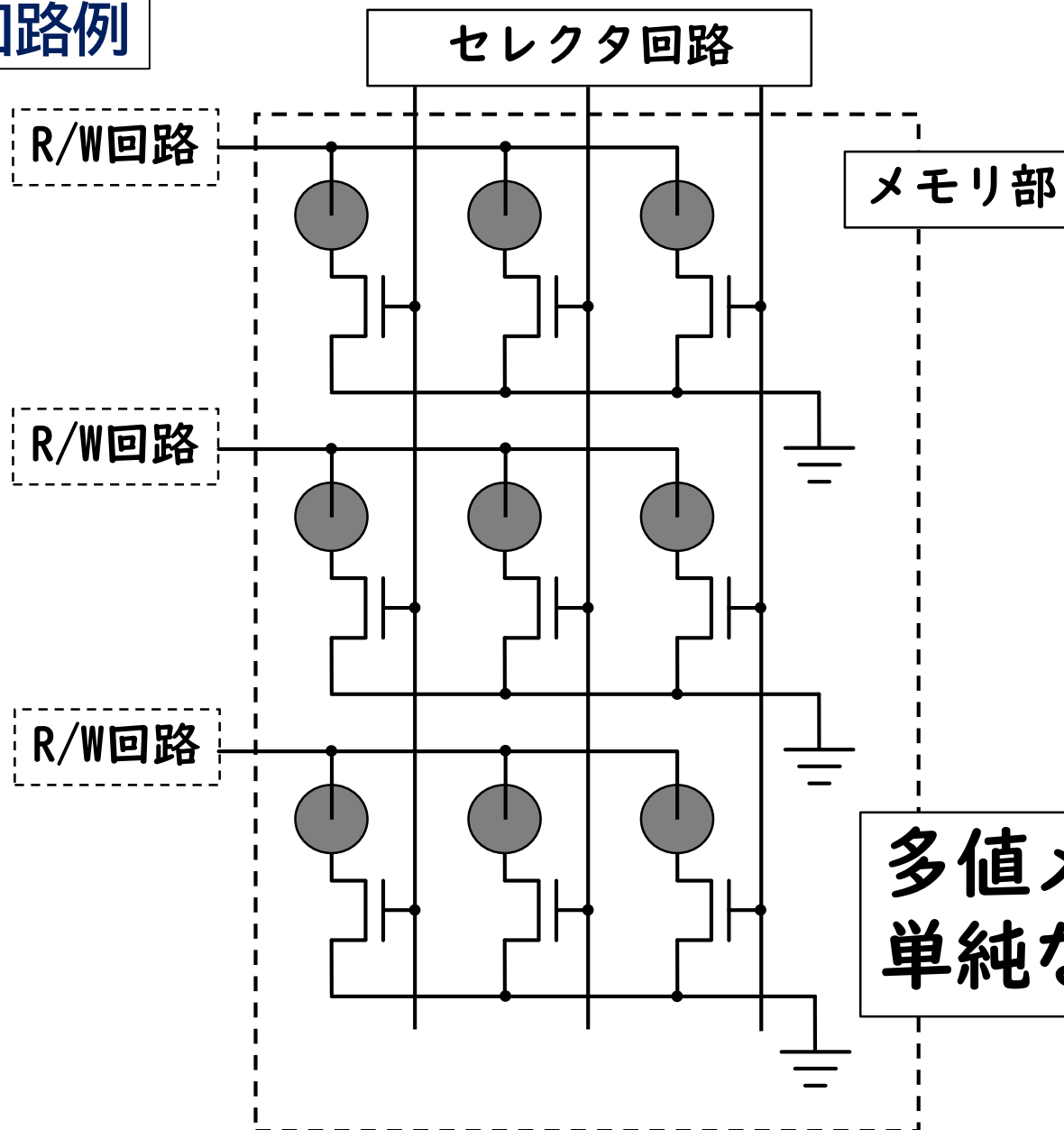
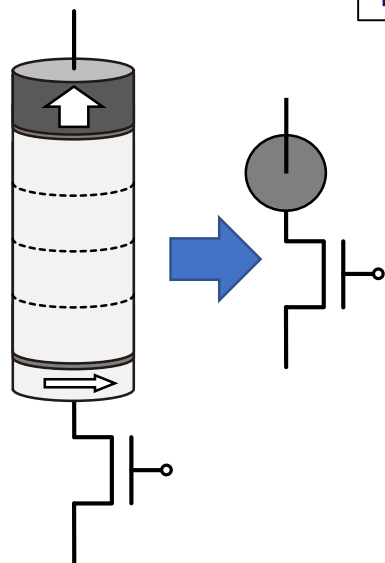
読み出し：
書き込みと同じ電流で読み出し可能。

・パルス電流制御型



新技術の特徴(多数柱での回路)

回路例

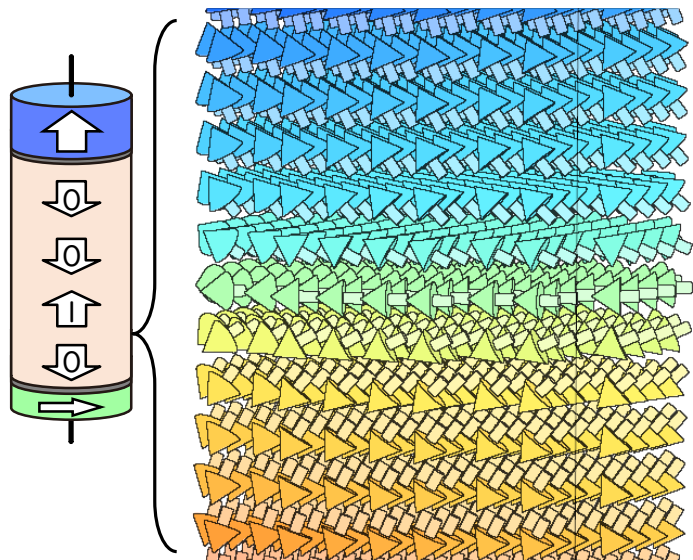


多値メモリを
単純な回路で実現

新技術の数値実証

マイクロマグネティクスシミュレーション

(実験結果を良く再現する方法とし知られている手法)



強磁性体の柱を細かいセルに分割して
磁化状態の変化を数値シミュレーション

➤ スピントルクの項を加えたLLG方程式 各セルの磁気モーメントの時間変化

$$\frac{\partial \mathbf{m}}{\partial t} = -|\gamma| \mathbf{m} \times \mathbf{B}_{\text{eff}} - \underbrace{|\gamma| \mathbf{m} \times (\mathbf{m} \times \mathbf{B}_{\text{eff}})}_{\text{各磁気モーメント間の影響}} + \underbrace{\left(-\mathbf{m} \times (\mathbf{m} \times (-\nabla \cdot \mathbf{j}_s)) \right)}_{\text{スピンの注入SOT}}$$

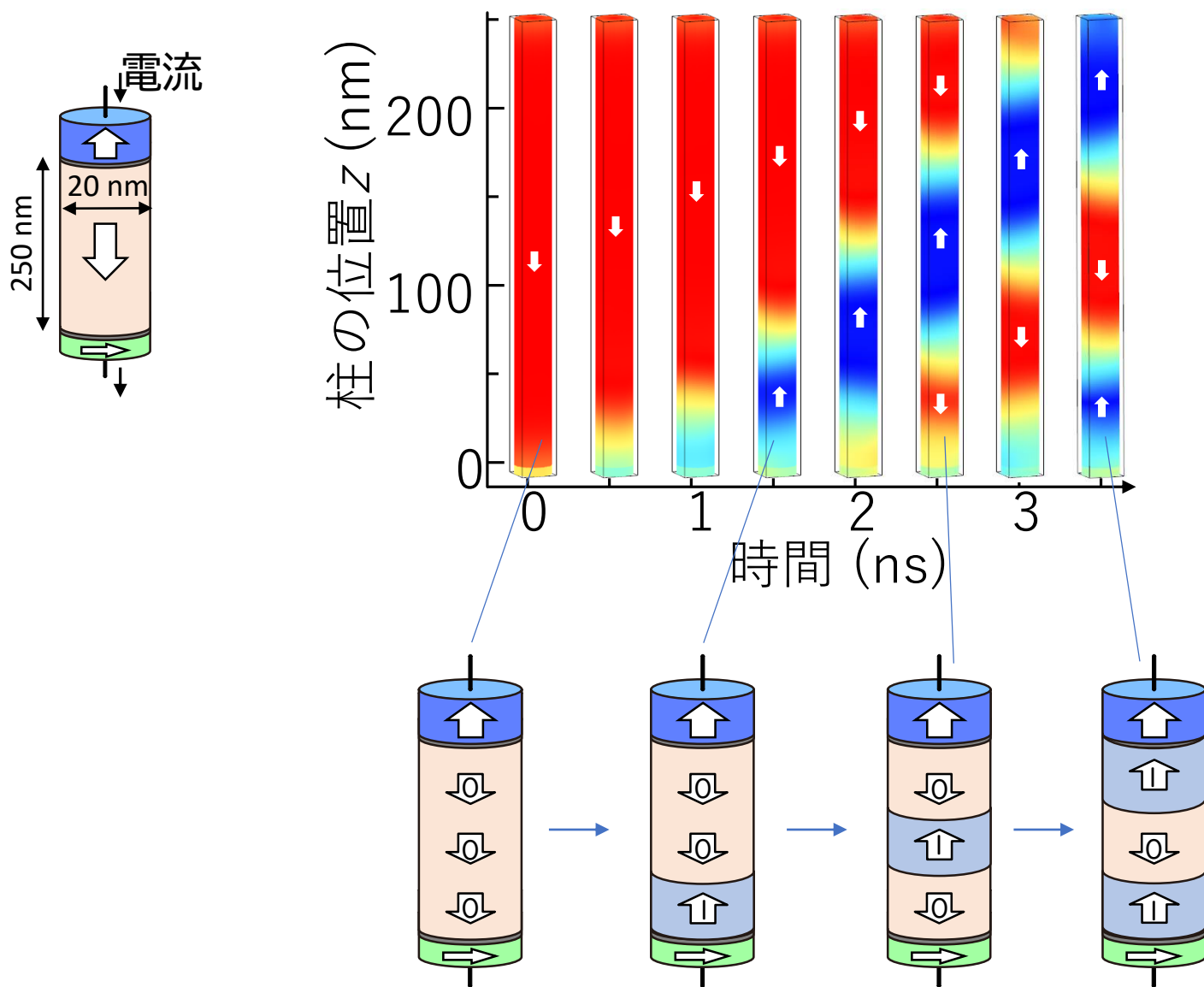
各磁気モーメント間の影響
(磁場, 交換場, 磁気異方性)

・ スピン注入SOT
・ 柱を流れるスピン偏極電流

紹介するシミュレーションに用いた磁石：FeNi合金(パーマロイ)

定常電流での情報の変化(3ビット)

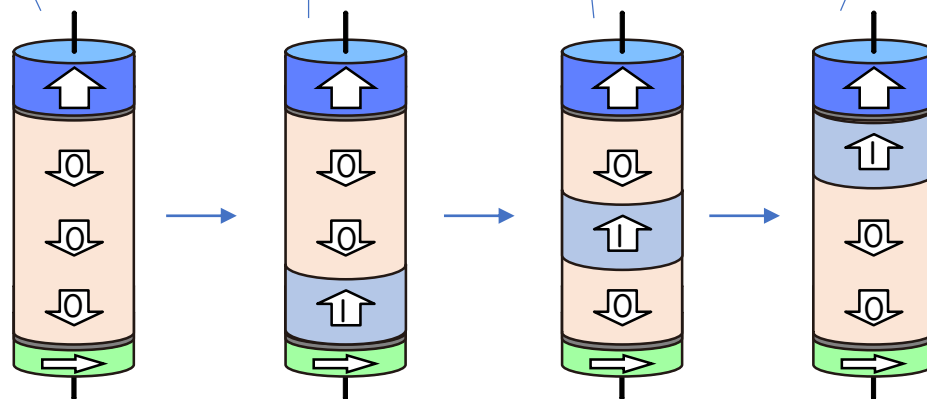
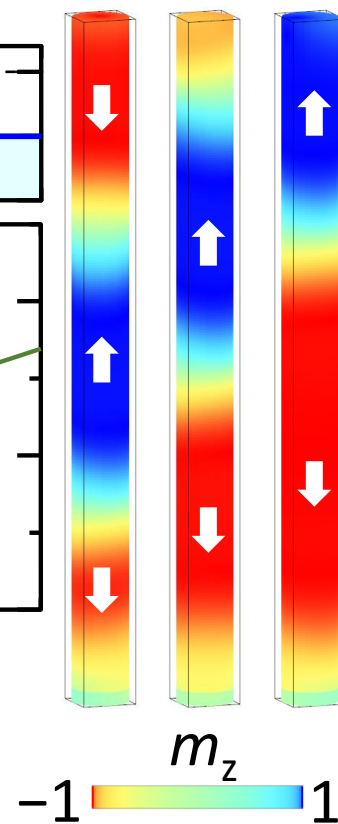
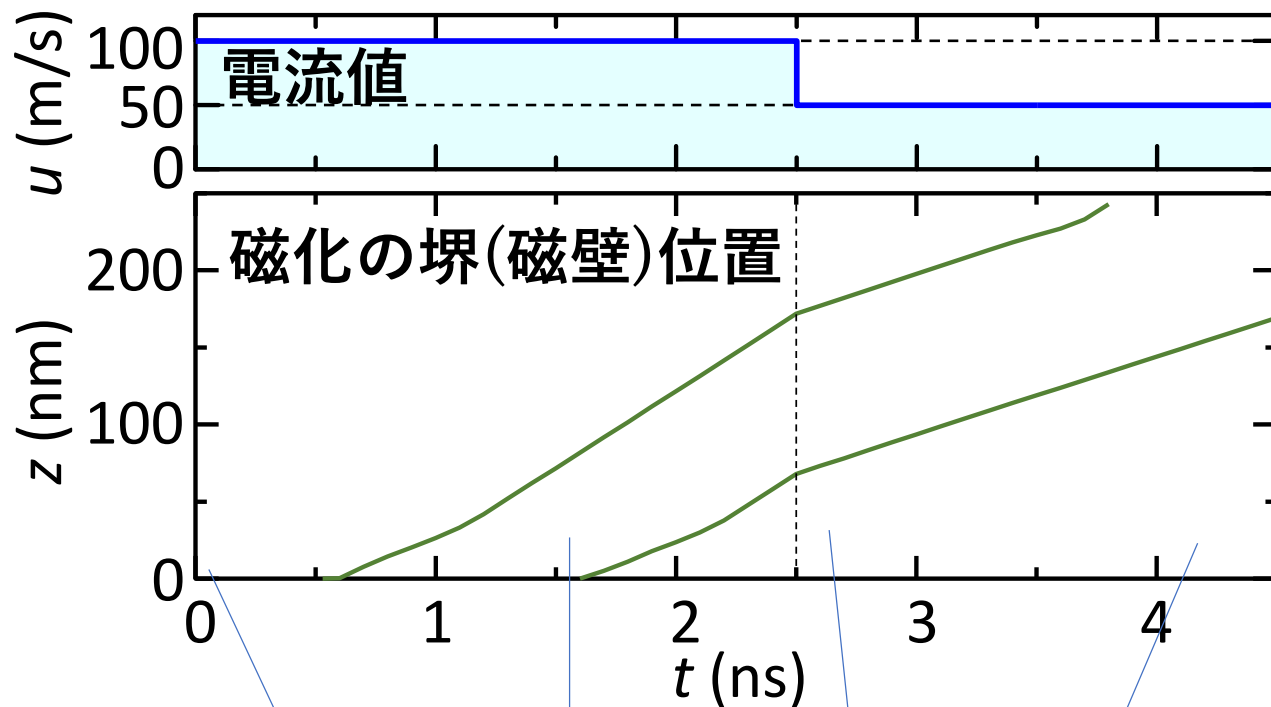
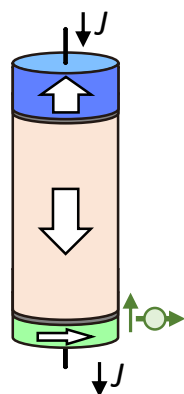
マイクロマグネティクスシミュレーション



大小電流を用いた100の書き込み例

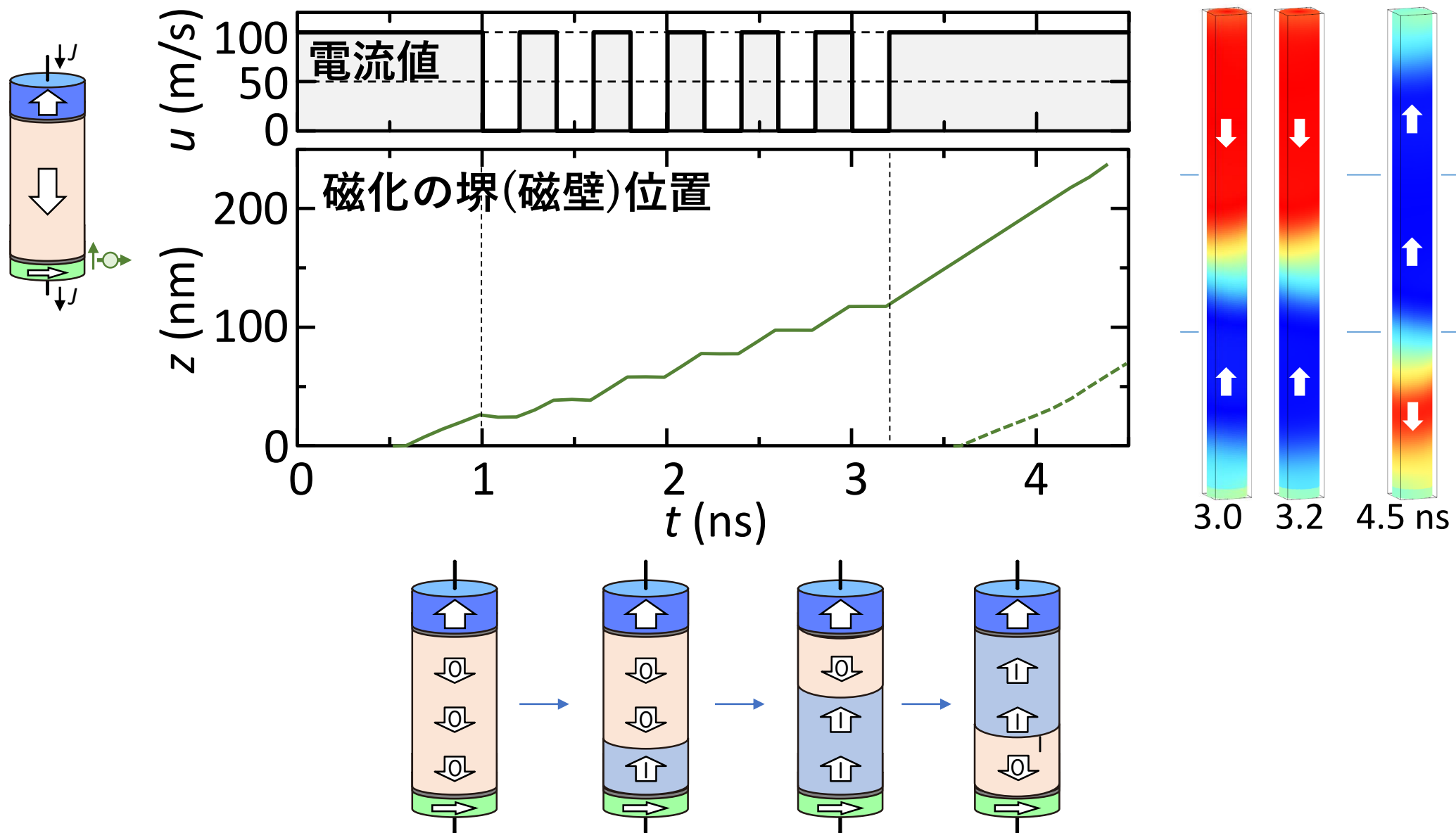
・大-小電流制御型

マイクロマグネティクスシミュレーション
2.5ns 3.5ns 4.5ns

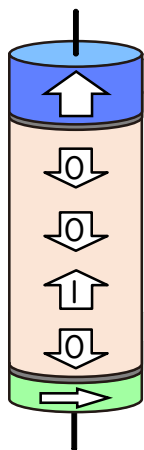


パルス電流を用いた110の書き込み例

マイクロマグネティクスシミュレーション



新技術の用途1

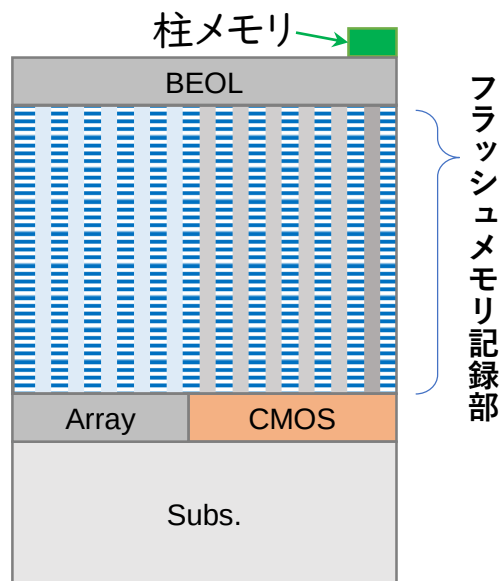


柱メモリの記録容量が4bit程度と少ない場合。

電子デバイスのテンポラリメモリ(DRAM)を代替。

- ・ DRAMとコンデンサを駆使して揮発性の対策がされたテンポラリメモリなどを柱メモリを用いた簡単な回路で実現。
 - 回路設計の開発が容易になる。動作の安定化（振動耐性増）など。

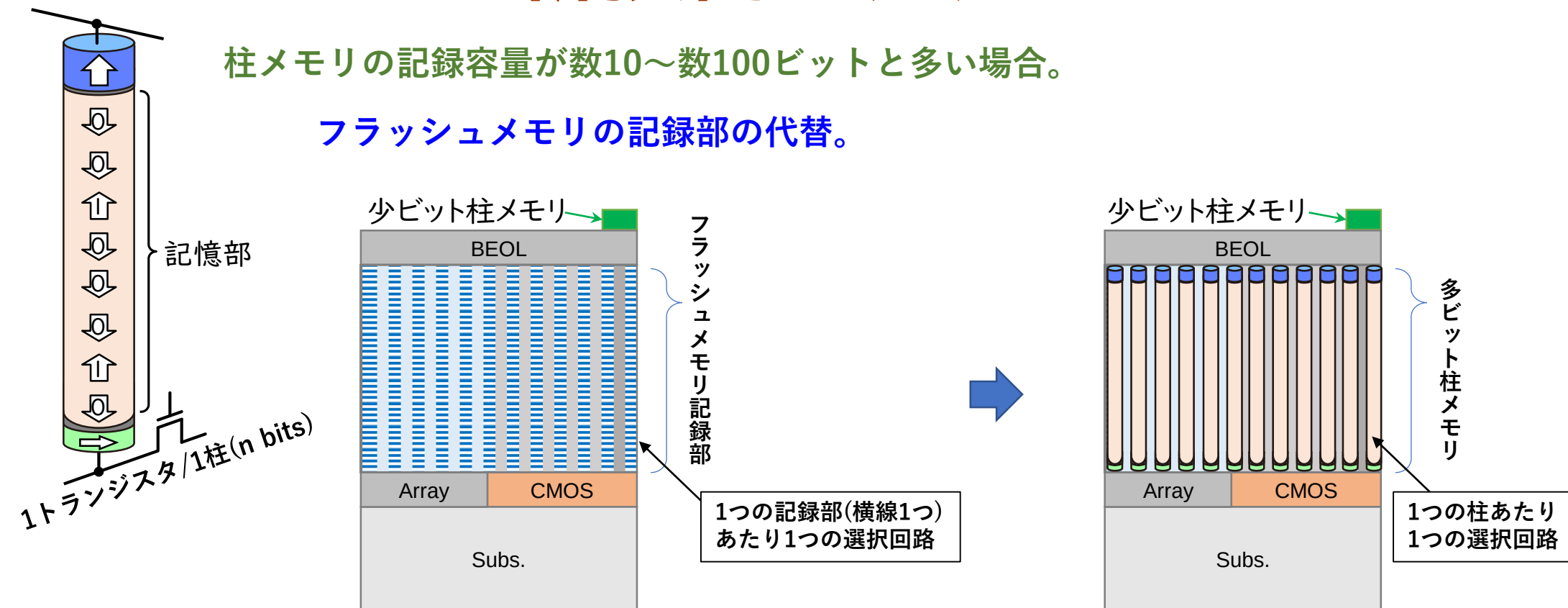
不揮発性メモリのフラッシュメモリ(USBメモリなど)
においても、一時メモリには揮発性メモリを使用している。



新技術の用途2

柱メモリの記録容量が数10～数100ビットと多い場合。

フラッシュメモリの記録部の代替。



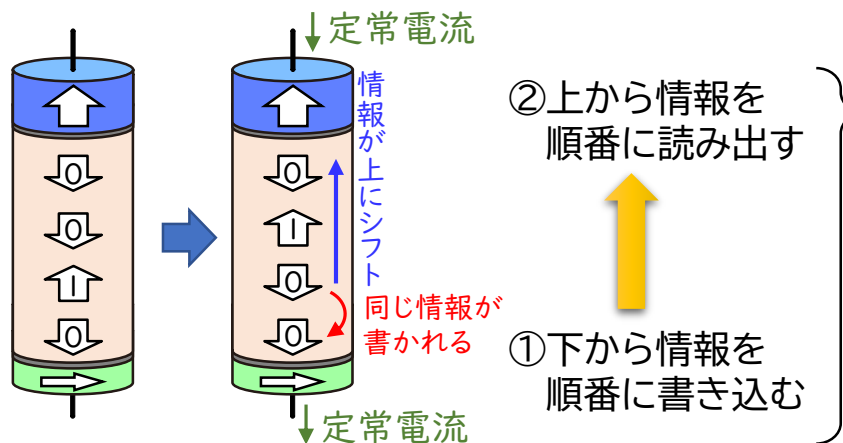
多層化にともなう回路の複雑化,
多層化の限界による記憶容量頭打ちが課題

単純な回路で実現,
柱延長で記憶容量増大

フラッシュメモリ以上の高密度不揮発メモリを実現

新技術の用途3

・First-in First-out(FIFO)メモリ



First-in First-out(FIFO)メモリの動作そのもの。

現状の電子デバイスでは、FIFOメモリを多数の
DRAMの組み合わせで仮想的に実現している。

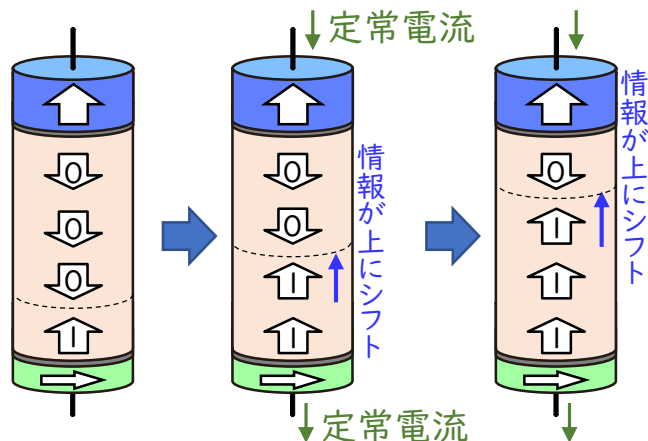
用途: デバイス間の情報の整理など
(PC→USBケーブル→USBメモリ(FIFO→フラッシュメモリ))

提案柱メモリ実現で、**真のFIFOメモリを実現可能**。

→回路の簡素化, 不揮発化, 熱耐性増, 温度耐性増。

→電子デバイスの用途範囲拡大!

・人工ニューロン



①電流を流した時間に対応して情報が下から上に順番に伝わる。

人工ニューロンと似た動作(情報の蓄積と発火)

柱メモリは人工ニューロンとしても応用可能

実用化に向けた課題

現在、磁気シミュレーションで書き込み確認済み。
(英国応用物理誌(査読有り学術論文)に掲載済み)

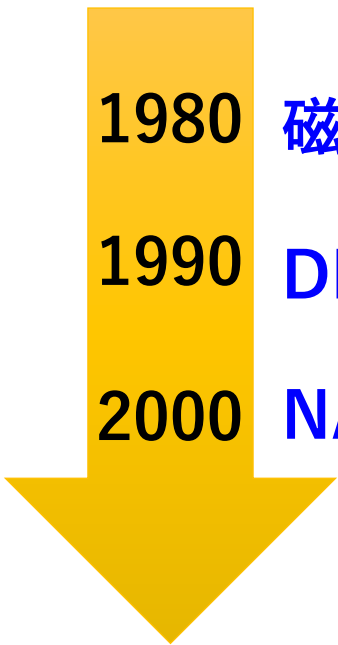
1. 書き込みの実験実証(実験Gが検証中)
2. 柱1つ分の動作用の回路設計
3. デバイス実装に向けた回路設計
4. 実デバイス実現

企業への期待

- 回路設計技術を持つ企業との共同開発を希望。
- 上記課題解決のサポート。

企業への貢献、PRポイント

日本が世界市場を席巻していたメモリデバイス例



1980 磁気テープ：日立・TDKなど

1990 DRAM：NECなど

各年代において日本企業がメモリ
デバイスの市場を席巻していた。

2000 NANDフラッシュメモリ：東芝

次世代のメモリとして柱メモリを
日本企業と実現したい

本技術に関する知的財産権

- ・ 発明の名称 : 多値磁気メモリ素子、磁気メモリ装置、多値磁気メモリ素子の制御方法、および制御プログラム
- ・ 出願番号 : 特願2024-095354
- ・ 出願人 : 関西大学
- ・ 発明者 : 本多周太、園部義明、木下敦寛

お問い合わせ先

関西大学
社会連携部 産学官連携センター

T E L : 06-6368-1245
E-mail: sangakukan-mm@ml.kandai.jp